



UNIÓN INTERNACIONAL DE TELECOMUNICACIONES

UIT-T

SECTOR DE NORMALIZACIÓN
DE LAS TELECOMUNICACIONES
DE LA UIT

G.703

(11/2001)

SERIE G: SISTEMAS Y MEDIOS DE TRANSMISIÓN,
SISTEMAS Y REDES DIGITALES

Equipos terminales digitales – Generalidades

**Características físicas y eléctricas de las
interfaces digitales jerárquicas**

Recomendación UIT-T G.703

RECOMENDACIONES UIT-T DE LA SERIE G
SISTEMAS Y MEDIOS DE TRANSMISIÓN, SISTEMAS Y REDES DIGITALES

CONEXIONES Y CIRCUITOS TELEFÓNICOS INTERNACIONALES	G.100–G.199
CARACTERÍSTICAS GENERALES COMUNES A TODOS LOS SISTEMAS ANALÓGICOS DE PORTADORAS	G.200–G.299
CARACTERÍSTICAS INDIVIDUALES DE LOS SISTEMAS TELEFÓNICOS INTERNACIONALES DE PORTADORAS EN LÍNEAS METÁLICAS	G.300–G.399
CARACTERÍSTICAS GENERALES DE LOS SISTEMAS TELEFÓNICOS INTERNACIONALES EN RADIOENLACES O POR SATÉLITE E INTERCONEXIÓN CON LOS SISTEMAS EN LÍNEAS METÁLICAS	G.400–G.449
COORDINACIÓN DE LA RADIOTELEFONÍA Y LA TELEFONÍA EN LÍNEA	G.450–G.499
EQUIPOS DE PRUEBAS	G.500–G.599
CARACTERÍSTICAS DE LOS MEDIOS DE TRANSMISIÓN	G.600–G.699
EQUIPOS TERMINALES DIGITALES	G.700–G.799
Generalidades	G.700–G.709
Codificación de señales analógicas mediante modulación por impulsos codificados (MIC)	G.710–G.719
Codificación de señales analógicas mediante métodos diferentes de la MIC	G.720–G.729
Características principales de los equipos múltiplex primarios	G.730–G.739
Características principales de los equipos múltiplex de segundo orden	G.740–G.749
Características principales de los equipos múltiplex de orden superior	G.750–G.759
Características principales de los transcodificadores y de los equipos de multiplicación de circuitos digitales	G.760–G.769
Características de operación, administración y mantenimiento de los equipos de transmisión	G.770–G.779
Características principales de los equipos múltiplex de la jerarquía digital síncrona	G.780–G.789
Otros equipos terminales	G.790–G.799
REDES DIGITALES	G.800–G.899
SECCIONES DIGITALES Y SISTEMAS DIGITALES DE LÍNEA	G.900–G.999
CALIDAD DE SERVICIO Y DE DE TRANSMISIÓN	G.1000–G.1999
CARACTERÍSTICAS DE LOS MEDIOS DE TRANSMISIÓN	G.6000–G.6999
EQUIPOS TERMINALES DIGITALES	G.7000–G.7999
REDES DIGITALES	G.8000–G.8999

Para más información, véase la Lista de Recomendaciones del UIT-T.

Recomendación UIT-T G.703

Características físicas y eléctricas de las interfaces digitales jerárquicas

Resumen

Esta Recomendación especifica las características físicas y eléctricas recomendadas de las interfaces a las velocidades binarias jerárquicas como se describe en las Recomendaciones UIT-T G.702 (Jerarquía digital plesiócrona) y G.707 (Jerarquía digital síncrona). Las interfaces se definen en términos de características generales, especificaciones en los puertos de salida y puertos de entrada y/o puntos de transconexión, puesta a tierra del conductor exterior o del blindaje y reglas de codificación.

Orígenes

La Recomendación UIT-T G.703, preparada por la Comisión de Estudio 15 (2001-2004) del UIT-T, fue aprobada por el procedimiento de la Resolución 1 de la AMNT el 29 de noviembre de 2001.

Historial

Emisión	Notas
10/2001	<p>Esta revisión incluye las siguientes modificaciones:</p> <ul style="list-style-type: none">– Adición de la cláusula 16 sobre interfaz a 51 840 kbit/s (STM-0).– Adición del apéndice III sobre interfaz a 3152 kbit/s (anexo A/G.931).– Enmiendas a la cláusula 13 sobre interfaz de sincronización a 2048 kbit/s.– Enmiendas a las cláusulas 4, 9, 10, 11, con la inclusión de requisitos de pérdida de retorno de emisión para las interfaces a 64 kbit/s (codireccional), 2048, 8448, 34 368 kbit/s.– Inserción de nombres de interfaces jerárquicas (E0, E11, E21, etc.) en los encabezamientos de las cláusulas correspondientes.– Suministro de referencias a la Rec. UIT-T G.824 (2000) con parámetros de fluctuación de fase para la jerarquía de 1544 kbit/s. <p>Se hicieron algunas correcciones de redacción que incluyen cambios de referencias a las últimas versiones de G.823 y G.825 (2000).</p>
10/98	<p>Esta revisión incorpora una corrección a la especificación de las interfaces a 1544 y 44 736 kbit/s y el agregado del apéndice I. Este apéndice I contiene una versión previa de la especificación de la interfaz a 1544 kbit/s.</p> <p>Se han suprimido los requisitos de protección contra las sobretensiones y reemplazado con una referencia a la Recomendación K.41 "Resistibilidad de las interfaces internas de los centros de telecomunicaciones a las sobretensiones".</p> <p>Se han intensificado los requisitos de puesta a tierra del blindaje (si lo hubiera) de un par simétrico, o el conductor exterior de un cable coaxial.</p> <p>Se introdujeron modificaciones de edición para satisfacer la Recomendación A.3. Las cláusulas 1 a 12 de la revisión de 1991 fueron reenumeradas como cláusulas 4 a 15.</p> <p>Se ha añadido el apéndice II sobre interfaces de sincronización a 64 y 6312 kHz para utilizar en Japón.</p>
1991	Revisión anterior
1972	Versión inicial

PREFACIO

La UIT (Unión Internacional de Telecomunicaciones) es el organismo especializado de las Naciones Unidas en el campo de las telecomunicaciones. El UIT-T (Sector de Normalización de las Telecomunicaciones de la UIT) es un órgano permanente de la UIT. Este órgano estudia los aspectos técnicos, de explotación y tarifarios y publica Recomendaciones sobre los mismos, con miras a la normalización de las telecomunicaciones en el plano mundial.

La Asamblea Mundial de Normalización de las Telecomunicaciones (AMNT), que se celebra cada cuatro años, establece los temas que han de estudiar las Comisiones de Estudio del UIT-T, que a su vez producen Recomendaciones sobre dichos temas.

La aprobación de Recomendaciones por los Miembros del UIT-T es el objeto del procedimiento establecido en la Resolución 1 de la AMNT.

En ciertos sectores de la tecnología de la información que corresponden a la esfera de competencia del UIT-T, se preparan las normas necesarias en colaboración con la ISO y la CEI.

NOTA

En esta Recomendación, la expresión "Administración" se utiliza para designar, en forma abreviada, tanto una administración de telecomunicaciones como una empresa de explotación reconocida de telecomunicaciones.

PROPIEDAD INTELECTUAL

La UIT señala a la atención la posibilidad de que la utilización o aplicación de la presente Recomendación suponga el empleo de un derecho de propiedad intelectual reivindicado. La UIT no adopta ninguna posición en cuanto a la demostración, validez o aplicabilidad de los derechos de propiedad intelectual reivindicados, ya sea por los miembros de la UIT o por terceros ajenos al proceso de elaboración de Recomendaciones.

En la fecha de aprobación de la presente Recomendación, la UIT no ha recibido notificación de propiedad intelectual, protegida por patente, que puede ser necesaria para aplicar esta Recomendación. Sin embargo, debe señalarse a los usuarios que puede que esta información no se encuentre totalmente actualizada al respecto, por lo que se les insta encarecidamente a consultar la base de datos sobre patentes de la TSB.

© UIT 2002

Reservados todos los derechos. Ninguna parte de esta publicación puede reproducirse por ningún procedimiento sin previa autorización escrita por parte de la UIT.

ÍNDICE

	Página
1 Alcance	1
2 Referencias	1
3 Abreviaturas.....	3
4 Interfaz a 64 kbit/s (E0)	3
4.1 Requisitos funcionales.....	3
4.1.1 Se han previsto tres tipos de interfaces.....	4
4.2 Características eléctricas	5
4.2.1 Características eléctricas de la interfaz codireccional a 64 kbit/s	5
4.2.2 Características eléctricas de la interfaz de reloj centralizado a 64 kbit/s	8
4.2.3 Características eléctricas da la interfaz contradireccional a 64 kbit/s	10
5 Interfaz a 1544 kbit/s (E11)	13
5.1 Características generales	13
5.2 Especificación del impulso.....	16
5.3 Diagramas en ojo.....	16
6 Interfaz a 6312 kbit/s (E21)	16
7 Interfaz a 32 064 kbit/s	19
8 Interfaz a 44 736 kbit/s (E32)	21
9 Interfaz a 2048 kbit/s (E12)	23
9.1 Características generales	23
9.2 Especificaciones en los puertos de salida.....	24
9.3 Especificaciones en los puertos de entrada	25
9.4 Puesta a tierra del conductor exterior o del blindaje	26
10 Interfaz a 8448 kbit/s (E22)	26
10.1 Características generales	26
10.2 Especificaciones en los puertos de salida.....	27
10.3 Especificaciones en los puertos de entrada	28
10.4 Puesta a tierra del conductor exterior	28
11 Interfaz a 34 368 kbit/s (E31)	28
11.1 Características generales	28
11.2 Especificación en los puertos de salida	29
11.3 Especificaciones en los puertos de entrada	30
11.4 Puesta a tierra del conductor exterior	31
12 Interfaz a 139 264 kbit/s (E4)	31

	Página
12.1	Características generales 31
12.2	Especificaciones en los puertos de salida..... 31
12.3	Especificaciones en los puertos de entrada 35
12.4	Puesta a tierra del conductor exterior 35
13	Interfaz de sincronización a 2048 kHz (T12) 35
13.1	Características generales 35
13.2	Especificaciones en los puertos de salida..... 35
13.3	Especificaciones en los puertos de entrada 36
13.4	Puesta a tierra del conductor exterior o del blindaje 37
14	Interfaz a 97 728 kbit/s 37
15	Interfaz a 155 520 kbit/s – Interfaz STM-1 (ES1)..... 38
15.1	Características generales 38
15.2	Especificaciones en los puertos de salida..... 38
15.3	Especificaciones en los puertos de entrada 39
15.4	Especificaciones en los puntos de transconexión..... 39
15.5	Puesta a tierra del conductor exterior 42
16	Interfaz a 51 840 kbit/s (interfaz STM-0)..... 42
16.1	Características generales 42
16.2	Especificaciones en los puertos de salida..... 43
16.3	Especificaciones en los puertos de entrada 47
16.4	Especificaciones en los puntos de transconexión..... 48
16.5	Puesta a tierra del conductor exterior 49
Anexo A	– Definición de códigos..... 49
A.1	Definición de los códigos B3ZS (denominado también HDB2) y HDB3..... 49
A.2	Definición de los códigos B6ZS y B8ZS 49
A.3	Definición del código CMI..... 49
Apéndice I	– Especificación de la interfaz a 1544 kbit/s en la versión de 1991 de esta Recomendación..... 50
I.1	Consideraciones generales..... 50
I.2	Especificación de la interfaz..... 50
I.3	Plantilla de impulsos..... 50
Apéndice II	– Interfaces de sincronización a 64 y 6312 kHz para uso en Japón..... 52
II.1	Interfaz de sincronización a 64 kHz 52
II.2	Interfaz de sincronización a 6312 kHz 53
Apéndice III	– Especificación de interfaz a 3152 kbit/s para uso en América del Norte 54

Recomendación UIT-T G.703

Características físicas y eléctricas de las interfaces digitales jerárquicas

1 Alcance

Esta Recomendación proporciona las características físicas y eléctricas recomendadas de las interfaces a las velocidades binarias jerárquicas que se describen en las Recomendaciones UIT-T G.702 (Jerarquía digital plesiócrona) y G.707 (Jerarquía digital síncrona), para poder interconectar los componentes de las redes digitales (secciones digitales, equipos múltiplex, centrales) a fin de formar un enlace digital internacional o una conexión digital internacional. Las características dadas en esta Recomendación se deben aplicar a nuevos diseños (componentes) de equipos.

NOTA 1 – Las características de las interfaces que funcionan a las velocidades binarias no jerárquicas, salvo las interfaces a $n \times 64$ kbit/s encaminadas a través de interfaces a 1544 kbit/s o 2048 kbit/s y la interfaz a 3152 kbit/s en la jerarquía norteamericana, se especifican en las Recomendaciones pertinentes sobre el equipo.

NOTA 2 – Las especificaciones de los valores de fluctuación de fase contenidas en esta Recomendación están destinadas a su aplicación en los puntos de interconexión internacional.

NOTA 3 – Las interfaces descritas en las cláusulas 5 a 12 corresponden a los accesos T (puerto de salida) y T' (puerto de entrada) conforme se recomienda para la interconexión en la Rec. UIT-R F.596-1 (Interconexión de sistemas de relevadores radioeléctricos digitales).

NOTA 4 – Para señales con velocidades binarias de $n \times 64$ kbit/s ($n = 2$ a 31) que se encaminan a través de equipos de multiplexación especificados para la jerarquía a 2048 kbit/s, la interfaz tendrá las mismas características físicas y eléctricas de la interfaz a 2048 kbit/s especificada en la cláusula 9. Para las señales con velocidades binarias de $n \times 64$ kbit/s ($n = 2$ a 23) que se encaminan a través de equipos de multiplexación especificados para la jerarquía a 1544 kbit/s, la interfaz tendrá las mismas características físicas y eléctricas de la interfaz a 1544 kbit/s especificada en la cláusula 5.

NOTA 5 – Las especificaciones contenidas en esta Recomendación se relacionan con la interfaz física solamente (es decir, para caracterizar los códigos de línea en interfaces de equipo de entrada/salida); en particular, las tolerancias de frecuencia requeridas no expresan implícitamente las características generales del equipo que se podrían impulsar mediante requisitos más estrictos en Recomendaciones para aplicaciones específicas de red y equipo (por ejemplo Recomendaciones UIT-T G.813 y G.783).

2 Referencias

Las siguientes Recomendaciones del UIT-T y otras referencias contienen disposiciones que, mediante su referencia en este texto, constituyen disposiciones de la presente Recomendación. Al efectuar esta publicación, estaban en vigor las ediciones indicadas. Todas las Recomendaciones y otras referencias son objeto de revisiones por lo que se preconiza que los usuarios de esta Recomendación investiguen la posibilidad de aplicar las ediciones más recientes de las Recomendaciones y otras referencias citadas a continuación. Se publica periódicamente una lista de las Recomendaciones UIT-T actualmente vigentes.

- Recomendación UIT-T G.701 (1993), *Vocabulario de términos relativos a la transmisión y multiplexación digitales y a la modulación por impulsos codificados.*
- Recomendación UIT-T G.702 (1988), *Velocidades binarias de la jerarquía digital.*
- Recomendación UIT-T G.704 (1998), *Estructuras de trama síncrona utilizadas en niveles jerárquicos 1544, 6312, 2048, 8448 y 44 736 kbit/s.*
- Recomendación UIT-T G.707/Y.1322 (2000), *Interfaz de nodo de red para la jerarquía digital síncrona.*

- Recomendación UIT-T G.742 (1988), *Equipo multiplex digital de segundo orden que funciona a 8448 kbit/s y utiliza justificación positiva.*
- Recomendación UIT-T G.747 (1988), *Equipo multiplex digital de segundo orden que funciona a 6312 kbit/s y multiplexa tres afluentes a 2048 kbit/s.*
- Recomendación UIT-T G.751 (1988), *Equipos multiplex digitales que funcionan a la velocidad binaria de tercer orden de 34 368 kbit/s y a la velocidad binaria de cuarto orden de 139 264 kbit/s y utilizan justificación positiva.*
- Recomendación UIT-T G.752 (1988), *Características de los equipos multiplex digitales basados en la velocidad binaria de segundo orden de 6312 kbit/s, con justificación positiva.*
- Recomendación UIT-T G.753 (1988), *Equipo multiplex digital de tercer orden que funciona a 34 368 kbit/s y utiliza justificación positiva/nula/negativa.*
- Recomendación UIT-T G.755 (1988), *Equipo multiplex digital que funciona a 139 264 kbit/s y multiplexa tres afluentes a 44 736 kbit/s.*
- Recomendación UIT-T G.811 (1997), *Características de temporización de los relojes de referencia primarios.*
- Recomendación UIT-T G.812 (1998), *Requisitos de temporización de relojes subordinados adecuados para utilización como relojes de nodo en redes de sincronización.*
- Recomendación UIT-T G.813 (1996), *Características de temporización de relojes subordinados de equipos de la jerarquía digital síncrona.*
- Recomendación UIT-T G.823 (2000), *Control de la fluctuación de fase y de la fluctuación lenta de fase en las redes digitales basadas en la jerarquía 2048 kbit/s.*
- Recomendación UIT-T G.824 (2000), *Control de la fluctuación de fase y de la fluctuación lenta de fase en las redes digitales basadas en la jerarquía de 1544 kbit/s.*
- Recomendación UIT-T G.825 (2000), *Control de la fluctuación de fase y de la fluctuación lenta de fase en las redes digitales basadas en la jerarquía digital síncrona.*
- Recomendación UIT-T K.27 (1996), *Configuraciones de continuidad eléctrica y puesta a tierra dentro de los edificios de telecomunicación.*
- Recomendación UIT-T K.41 (1998), *Resistibilidad de las interfaces internas de los centros de telecomunicaciones a las sobretensiones de cresta.*
- Recomendación UIT-T O.151 (1992), *Aparato de medida de la característica de error a la velocidad primaria y a velocidades superiores.*
- Recomendación UIT-T O.172 (2001), *Aparato de medida de la fluctuación de fase y de la fluctuación lenta de fase para sistemas digitales basados en la jerarquía digital síncrona.*
- Manual del CCITT (1976), *Puesta a tierra de las instalaciones de telecomunicación.*
- Recomendación UIT-R F.750-3 (2000), *Arquitecturas y aspectos funcionales de los sistemas de radioenlaces para las redes basadas en la jerarquía digital síncrona.*
- CEI 60469-2 (1998), *Pulse techniques and apparatus. Part 2: Pulse measurement and analysis, general considerations.*
- ETSI ETS 300 166 (1993), *Transmission and multiplexing (TM); Physical and electrical characteristics of hierarchical digital interfaces for equipment using the 2048 kbit/s-based plesiochronous or synchronous digital hierarchies.*

3 Abreviaturas

En esta Recomendación se utilizan las siguientes siglas.

AIS	Señal de indicación de alarma (<i>alarm indication signal</i>)
AMI	Inversión de marcas alternada (<i>alternate mark inversion</i>)
B3ZS	Bipolar con sustitución de tres ceros (<i>bipolar with three-zero substitution</i>)
B8ZS	Bipolar con sustitución de ocho ceros (<i>bipolar with eight-zero substitution</i>)
CMI	Inversión de marcas codificada (<i>coded mark inversion</i>)
RCD	Red de conmutación digital
EMC	Compatibilidad electromagnética (<i>electromagnetic compatibility</i>)
HDB2	Código bipolar de alta densidad de orden 2 (<i>high density bipolar of order 2 code</i>)
HDB3	Código bipolar de alta densidad de orden 3 (<i>high density bipolar of order 3 code</i>)
MIC	Modulación por impulsos codificados
PRBS	Secuencia binaria pseudoaleatoria (<i>pseudo random bit sequence</i>)
PDH	Jerarquía digital plesiócrona (<i>plesiochronous digital hierarchy</i>)
SDH	Jerarquía digital síncrona (<i>synchronous digital hierarchy</i>)
STM	Módulo de transporte síncrono (<i>synchronous transport module</i>)
ZBTISI	Intercambio de intervalo de tiempo de byte cero (<i>zero byte time slot interchange</i>)

4 Interfaz a 64 kbit/s (E0)

4.1 Requisitos funcionales

Para el diseño de la interfaz se han recomendado los siguientes requisitos básicos:

Tres señales pueden atravesar la interfaz en ambos sentidos de transmisión:

- la señal de información a 64 kbit/s;
- la señal de temporización a 64 kHz;
- la señal de temporización a 8 kHz.

NOTA 1 – La señal de información a 64 kbit/s y la señal de temporización a 64 kHz son obligatorias. Sin embargo, aunque el equipo director debe generar una señal de temporización a 8 kHz (por ejemplo, multiplex MIC o equipo de acceso a un intervalo de tiempo) no debe ser obligatorio para el equipo subordinado situado en el otro lado de la interfaz utilizar la señal de temporización a 8 kHz procedente del equipo director, ni proporcionar una señal de temporización a 8 kHz.

NOTA 2 – La detección de un fallo atrás (en un punto situado hacia el origen) puede transmitirse a través de la interfaz a 64 kbit/s enviando una señal de indicación de alarma (AIS, *alarm indication signal*) hacia el equipo subordinado.

La interfaz debe ser independiente de la secuencia de bits a 64 kbit/s.

NOTA 3 – Puede transmitirse a través de la interfaz una señal a 64 kbit/s sin restricciones. Sin embargo, esto no implica que puedan realizarse, sobre una base global, trayectos a 64 kbit/s sin restricciones. Esto se debe a que algunas Administraciones se proponen instalar o están instalando vastas redes compuestas de secciones de línea digital cuyas características no permiten la transmisión de largas secuencias de 0. (La Rec. UIT-T G.733 prevé equipos multiplex MIC con características apropiadas para estas secciones de línea digital.) En lo que respecta específicamente a fuentes de trenes binarios con temporización de octetos, en redes digitales a 1544 kbit/s se exige que haya, por lo menos, un 1 binario en cada uno de los octetos de una señal digital a 64 kbit/s. En los trenes binarios no sujetos a temporización de octetos, la señal a 64 kbit/s no podrá tener más de siete 0 consecutivos.

NOTA 4 – Aunque la interfaz es independiente de la secuencia de bits, la utilización de la AIS (secuencia todos 1) puede dar lugar a la imposición de ciertas limitaciones de menor importancia a la fuente de 64 kbit/s. Por ejemplo, una señal de alineación de trama todos 1 podría ocasionar problemas.

4.1.1 Se han previsto tres tipos de interfaces

4.1.1.1 Interfaz codireccional

El término "codireccional" se utiliza para describir una interfaz a través del cual la información y las señales de temporización asociadas se transmiten en el mismo sentido (véase la figura 1).

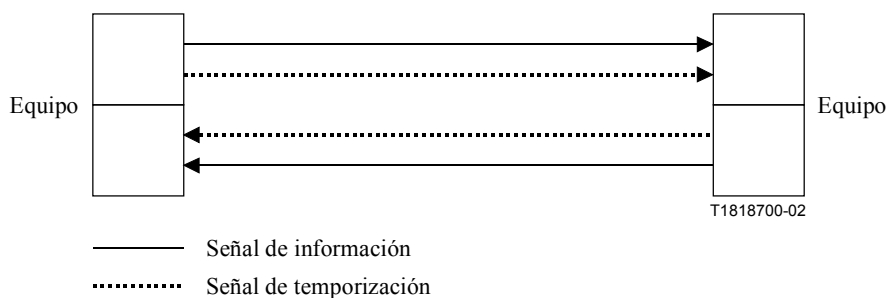


Figura 1/G.703 – Interfaz codireccional

4.1.1.2 Interfaz de reloj centralizado

El término "reloj centralizado" se utiliza para describir una interfaz donde, para ambos sentidos de transmisión de la señal de información, las señales de temporización asociadas entrantes se toman de un reloj centralizado que puede derivarse, por ejemplo, de ciertas señales de línea entrantes (véase la figura 2).

NOTA – La interfaz codireccional o la interfaz de reloj centralizado deben utilizarse para redes sincronizadas y para redes plesiócronas cuyos relojes tengan la estabilidad requerida (véase la Rec. UIT-T G.811), a fin de asegurar un intervalo adecuado entre los deslizamientos.

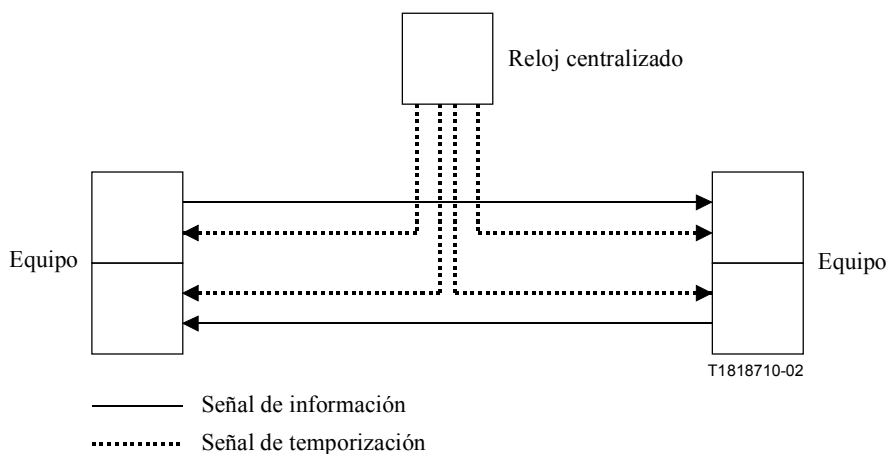


Figura 2/G.703 – Interfaz de reloj centralizado

4.1.1.3 Interfaz contradireccional

El término "contradireccional" se utiliza para caracterizar una interfaz a través de la cual las señales de temporización asociadas a ambos sentidos de transmisión se dirigen hacia el equipo subordinado (véase la figura 3).

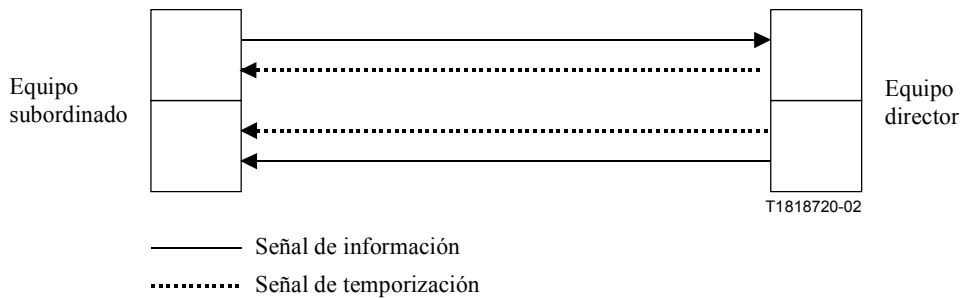


Figura 3/G.703 – Interfaz contradireccional

4.2 Características eléctricas

4.2.1 Características eléctricas de la interfaz codireccional a 64 kbit/s

4.2.1.1 Características generales

Velocidad binaria nominal: 64 kbit/s.

Exactitud de la velocidad binaria: ± 100 ppm ($\pm 6,4$ bit/s) o mejor.

Las señales de temporización a 64 kHz y 8 kHz se transmitirán codireccionalmente con la señal de información.

Se utilizará un par simétrico para cada sentido de transmisión; se recomienda la utilización de transformadores.

Reglas de conversión de código:

Paso 1 – Un periodo de un bit a 64 kbit/s se divide en cuatro intervalos unitarios.

Paso 2 – Un uno binario se codifica como un bloque constituido por los cuatro bits siguientes:

1 1 0 0

Paso 3 – Un cero binario se codifica como un bloque constituido por los cuatro bits siguientes:

1 0 1 0

Paso 4 – La señal binaria se convierte en una señal de tres niveles alternando la polaridad de los bloques consecutivos.

Paso 5 – La alternancia de la polaridad de los bloques se viola cada octavo bloque. El bloque con violación indica el último bit de un octeto.

Estas reglas de conversión se ilustran en la figura 4.

Para los requisitos de la protección contra las sobretensiones, véase la Rec. UIT-T K.41.

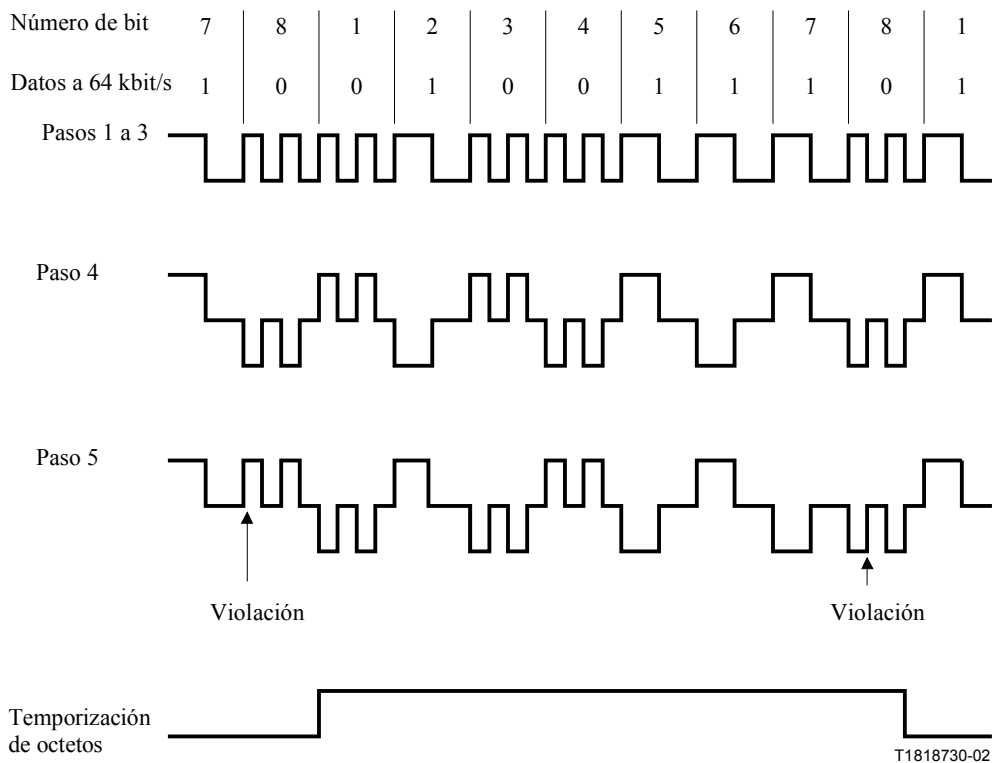


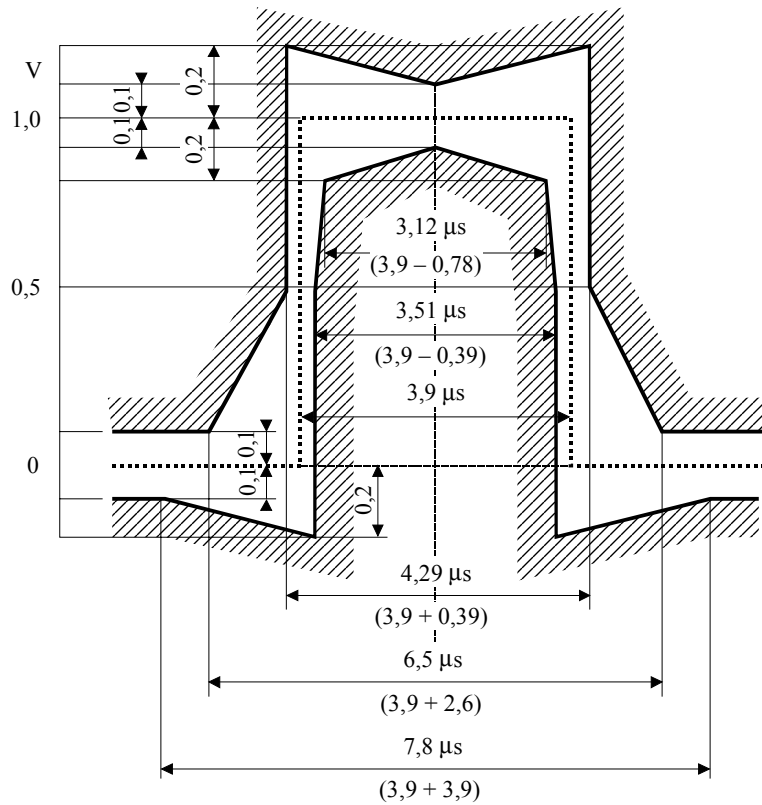
Figura 4/G.703 – Ilustración de las reglas de conversión

4.2.1.2 Especificaciones en los puertos de salida

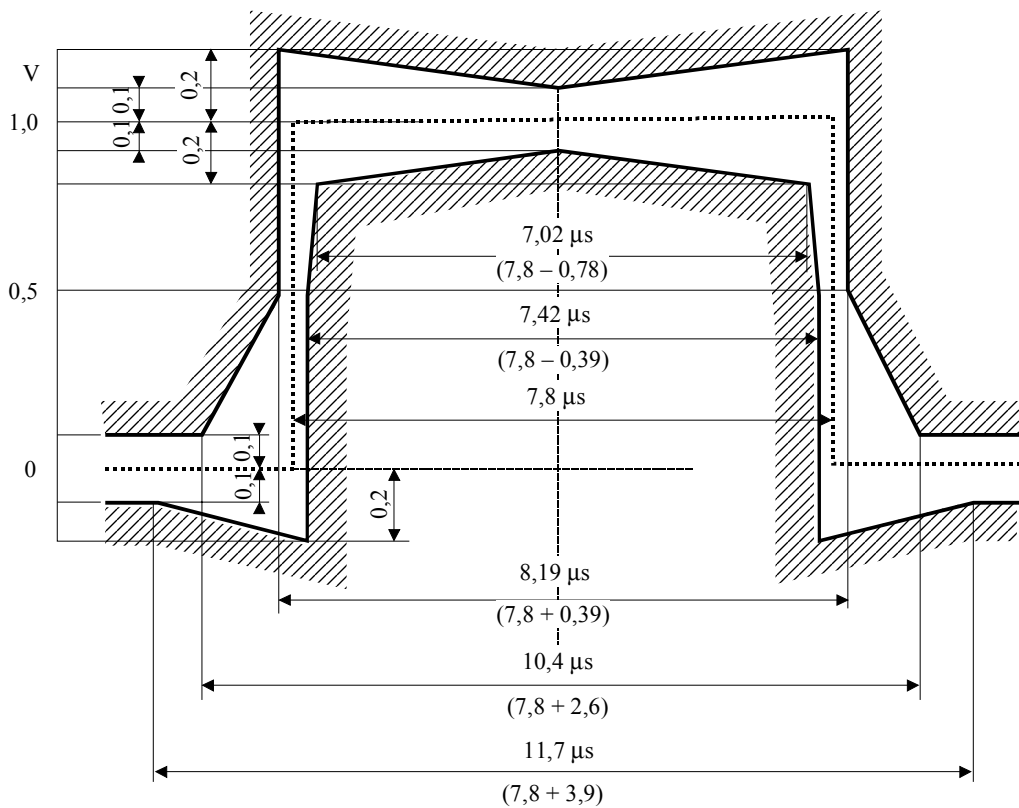
Véase el cuadro 1.

Cuadro 1/G.703 – Interfaz codireccional digital a 64 kbit/s

Velocidad de símbolos	256 kbaudios
Forma del impulso (forma nominal rectangular)	Todos los impulsos de una señal válida deben ajustarse a la plantilla de la figura 5, sea cual fuere la polaridad
Par(es) en cada sentido de transmisión	Un par simétrico
Impedancia de la carga de prueba	120 ohmios, resistiva
Tensión de cresta nominal de una "marca" (impulso)	1,0 V
Tensión de cresta de un "espacio" (ausencia de impulso)	0 V \pm 0,10 V
Anchura nominal de impulso	3,9 μ s
Relación entre la amplitud de los impulsos positivos y la de los negativos en el centro del intervalo del impulso	De 0,95 a 1,05
Relación entre la anchura de los impulsos positivos y la de los negativos en el punto de semiamplitud nominal	De 0,95 a 1,05
Máxima fluctuación de fase cresta a cresta en el puerto de salida (nota)	Véase 5.1/G.823
NOTA – Por el momento, estos valores son válidos solamente para equipos de la jerarquía 2 Mbit/s.	



a) Plantilla para un impulso simple



b) Plantilla para un impulso doble

T1818740-02

NOTA – Los límites se aplican a impulsos de cualquier polaridad.

Figura 5/G.703 – Plantillas para los impulsos en el caso de una interfaz codireccional a 64 kbit/s

La pérdida de retorno en el puerto de entrada debe tener los siguientes valores mínimos:

Gama de frecuencias (kHz)	Pérdida de retorno (dB)
6,4 a 13	6
13 a 384	8

4.2.1.3 Especificaciones en los puertos de entrada

La señal digital presentada en los puertos de entrada deberá corresponder a la definición precedente, con las modificaciones que introduzcan las características de los pares de interconexión. La atenuación de estos pares está comprendida entre 0 y 3 dB a la frecuencia de 128 kHz. Esta atenuación tendrá en cuenta posibles pérdidas debidas a la presencia de un repartidor digital entre los equipos.

Para la fluctuación de fase que ha de tolerarse en el puerto de entrada, véase 7.1.1/G.823.

La pérdida de retorno en los accesos de entrada debe tener los siguientes valores mínimos:

Gama de frecuencias (kHz)	Pérdida de retorno (dB)
4 a 13	12
13 a 256	18
256 a 384	14

A fin de proporcionar la inmunidad nominal contra las interferencias, se requiere que los puertos de entrada cumplan los siguientes requisitos:

Se añade a una señal compuesta nominal, codificada como una señal codireccional a 64 kbit/s, y que tiene una forma de impulso como la definida en la plantilla de impulso, una señal interferente con la misma forma de impulso que la señal deseada. La señal interferente deberá tener una velocidad binaria comprendida entre los límites especificados en esta Recomendación, pero no deberá ser sincrónica con la señal deseada. La señal interferente se combinará con la señal deseada en una red combinadora, con una atenuación global nula en el trayecto de la señal y con una impedancia nominal de 120 ohmios para dar una relación señal/interferencia de 20 dB. El contenido binario de la señal interferente deberá ajustarse a la Rec. UIT-T O.152 (periodo de $2^{11} - 1$ bits). No se producirán errores cuando se aplique al puerto de entrada la señal combinada con la atenuación máxima especificada para el cable de interconexión.

4.2.1.4 Puesta a tierra del blindaje

Si el par simétrico está blindado, el blindaje se conectará a la red de continuidad eléctrica en el puerto de salida y en el puerto de entrada.

NOTA 1 – El recorrido del cable es importante si sale del bloque del sistema. Para más información véase la Rec. UIT-T K.27.

NOTA 2 – El aislamiento de la red de continuidad eléctrica queda en estudio.

4.2.2 Características eléctricas de la interfaz de reloj centralizado a 64 kbit/s

4.2.2.1 Características generales

Velocidad binaria nominal: 64 kbit/s. La tolerancia viene determinada por la estabilidad del reloj de la red (véase la Rec. UIT-T G.811).

Para cada sentido de transmisión deberá haber un par simétrico para la señal de datos. Además, deberá haber pares simétricos para transportar la señal de temporización compuesta (64 kHz y 8 kHz) de la fuente de reloj central al equipo terminal de central. Se recomienda la utilización de transformadores.

Para los requisitos de la protección contra las sobretensiones, véase la Rec. UIT-T K.41.

Reglas de conversión de código:

Las señales de datos se codifican en código AMI con una relación de trabajo de 100%. Las señales compuestas de temporización transportan la información de temporización de bits a 64 kHz en código AMI con una relación de trabajo de 50% a 70%, y la información sobre la fase de octeto a 8 kHz mediante violaciones a la regla de codificación. La estructura de las señales y sus relaciones de fase nominales se muestran en la figura 6.

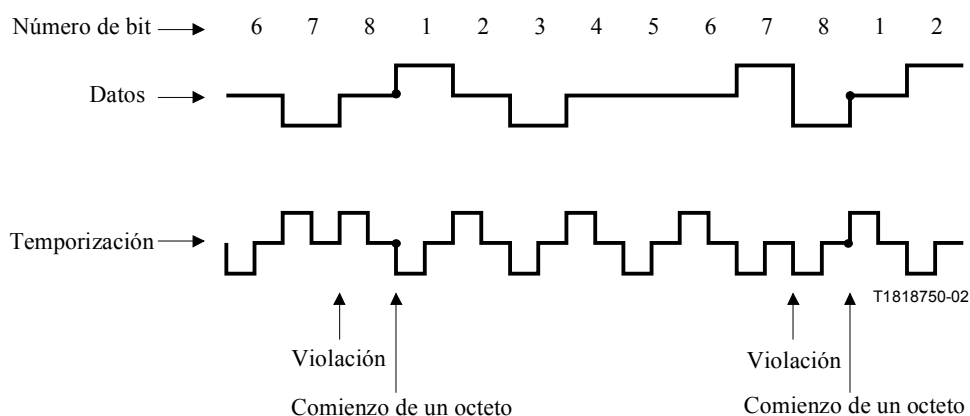


Figura 6/G.703 – Estructura de las señales en los puertos de salida del terminal de central para la interfaz de reloj centralizado a 64 kbit/s

El tren de datos en los puertos de salida debe temporizarse por el frente anterior del impulso de temporización, y el instante de detección en los puertos de entrada debe temporizarse por el frente posterior de cada impulso de temporización.

4.2.2.2 Características de los accesos de salida

Véase el cuadro 2.

Cuadro 2/G.703 – Interfaz de reloj centralizado digital a 64 kbit/s

Parámetros	Datos	Temporización
Forma del impulso	Forma nominal rectangular, con tiempos de subida y bajada inferiores a 1 μ s	Forma nominal rectangular, con tiempos de subida y bajada inferiores a 1 μ s
Impedancia nominal de la carga de prueba	110 ohmios resistiva	110 ohmios resistiva
Tensión de cresta de una "marca" (impulso) (nota 1)	a) 1,0 \pm 0,1 V b) 3,4 \pm 0,5 V	a) 1,0 \pm 0,1 V b) 3,4 \pm 0,5 V
Tensión de cresta de un "espacio" (ausencia de impulso) (nota 1)	a) 0 \pm 0,1 V b) 0 \pm 0,5 V	a) 0 \pm 0,1 V b) 0 \pm 0,5 V
Anchura nominal del impulso (nota 1)	a) 15,6 μ s b) 15,6 μ s	a) 7,8 μ s b) 9,8 a 10,9 μ s
Máxima fluctuación de fase cresta a cresta en el puerto de salida (nota 2)	Véase 5.1/G.823	
<p>NOTA 1 – La elección entre los conjuntos de parámetros a) y b) permite tener en cuenta diferentes ambientes de ruido de central y diferentes longitudes máximas de cable entre los tres equipos de central implicados.</p> <p>NOTA 2 – Por el momento, estos valores son válidos solamente para equipos de la jerarquía 2 Mbit/s.</p>		

4.2.2.3 Características en los puertos de entrada

Las señales digitales presentadas en los puertos de entrada deberán corresponder a la definición precedente, con las modificaciones que introduzcan las características de los pares de interconexión. Los parámetros variables del cuadro 2 permitirán obtener distancias de interconexión máximas típicas de 350 a 450 m.

4.2.2.4 Características del cable

Las características de transmisión del cable que ha de utilizarse quedan en estudio.

4.2.3 Características eléctricas da la interfaz contradireccional a 64 kbit/s

4.2.3.1 Características generales

Velocidad binaria nominal: 64 kbit/s.

Exactitud de la velocidad binaria: \pm 100 ppm (\pm 6,4 bit/s) o mejor.

Para cada sentido de transmisión deberá haber dos pares simétricos: uno para la señal de datos y otro para una señal de temporización compuesta (64 kHz y 8 kHz). Se recomienda la utilización de transformadores.

NOTA – Si es necesario, a escala nacional, proporcionar una indicación de alarma separada a través de la interfaz, esto puede realizarse interrumpiendo la señal de temporización de 8 kHz en el sentido de que se trate, es decir, inhibiendo las violaciones de código introducidas en la señal de temporización compuesta correspondiente (véase más adelante).

Reglas de conversión de código:

Las señales de datos se codifican en código AMI con una relación de trabajo del 100%. Las señales compuestas de temporización transportan la información de temporización de bits a 64 kHz mediante el empleo del código AMI con una relación de trabajo del 50%, y la información sobre la fase de la señal de temporización de octetos a 8 kHz, introduciendo violaciones a la regla de codificación. La estructura de las señales y sus relaciones de fase en los puertos de salida de datos se muestran en la figura 7.

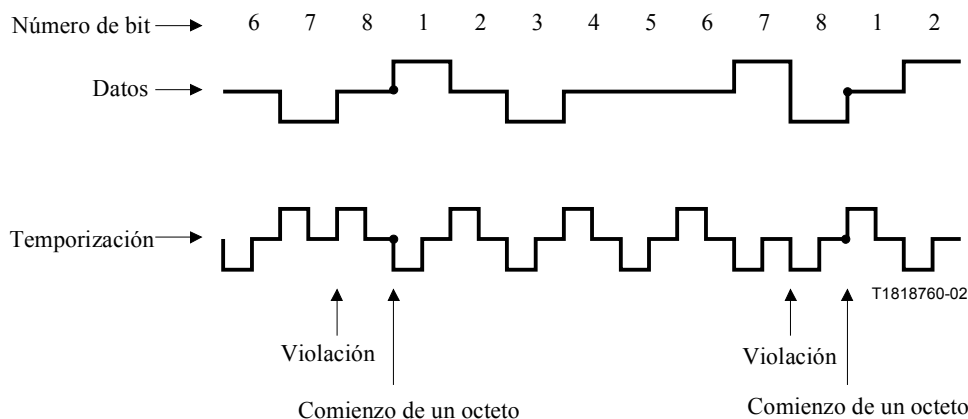


Figura 7/G.703 – Estructura de las señales en los puertos de salida de datos para la interfaz contradireccional a 64 kbit/s

Los impulsos de datos recibidos del lado de servicios (por ejemplo: datos o señalización) de la interfaz se retardarán algo en relación con los impulsos de temporización correspondientes. El instante de detección de un impulso de datos recibido en el lado línea (por ejemplo: MIC) de la interfaz deberá situarse, pues, en el flanco anterior del siguiente impulso de temporización.

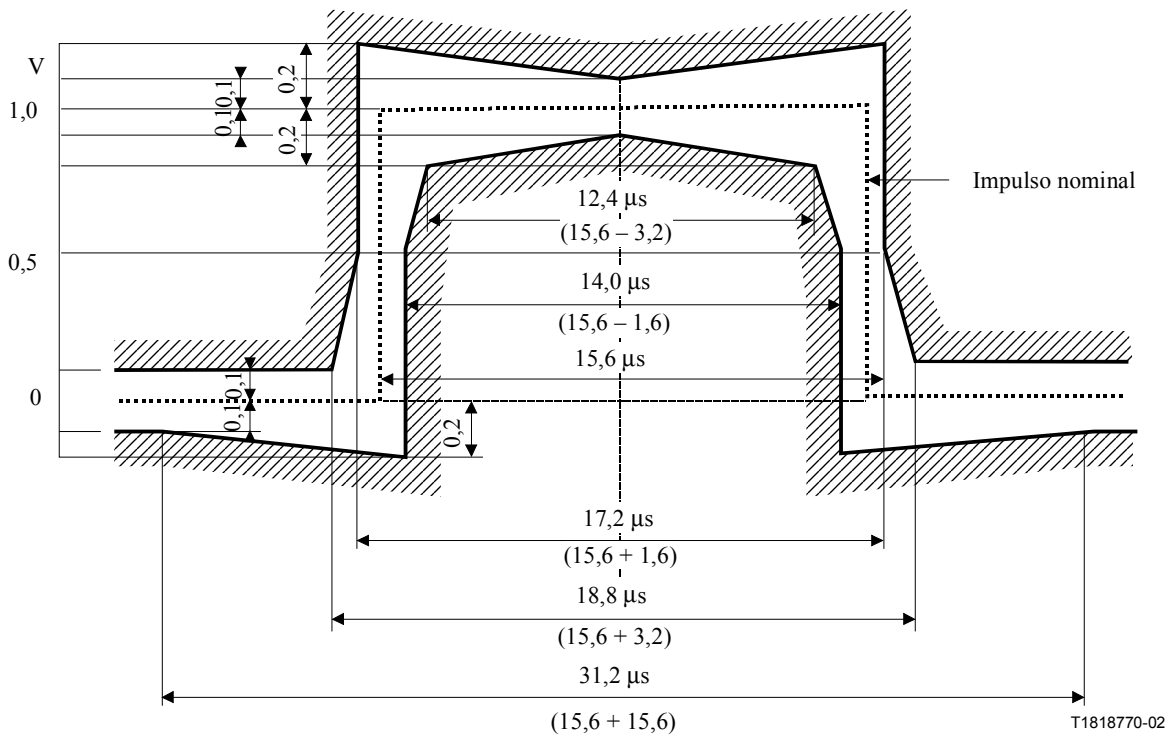
Requisitos de la protección contra las sobretensiones, véase la Rec. UIT-T K.41.

4.2.3.2 Especificaciones en los puertos de salida

Véase el cuadro 3.

Cuadro 3/G.703 – Interfaz contradireccional digital a 64 kbit/s

Parámetros	Datos	Temporización
Forma del impulso (forma nominal rectangular)	Todos los impulsos de una señal válida deben ajustarse a la plantilla de la figura 8, sea cual fuere la polaridad	Todos los impulsos de una señal válida deben ajustarse a la plantilla de la figura 9, sea cual fuere la polaridad
Par(es) en cada sentido de transmisión	Un par simétrico	Un par simétrico
Impedancia de la carga de prueba	120 ohmios resistiva	120 ohmios resistiva
Tensión de cresta nominal de una "marca" (impulso)	1,0 V	1,0 V
Tensión de cresta de un "espacio" (ausencia de impulso)	0 V ± 0,1 V	0 V ± 0,1 V
Anchura nominal del impulso	15,6 μs	7,8 μs
Relación entre la amplitud de los impulsos positivos y la de los negativos en el centro del intervalo del impulso	De 0,95 a 1,05	De 0,95 a 1,05
Relación entre la anchura de los impulsos positivos y la de los negativos en el punto de semiamplitud nominal	De 0,95 a 1,05	De 0,95 a 1,05
Máxima fluctuación de fase cresta a cresta en el puerto de salida (nota)	Véase 5.1/G.823	
NOTA – Por el momento, estos valores son válidos sólo para equipos de la jerarquía 2 Mbit/s.		

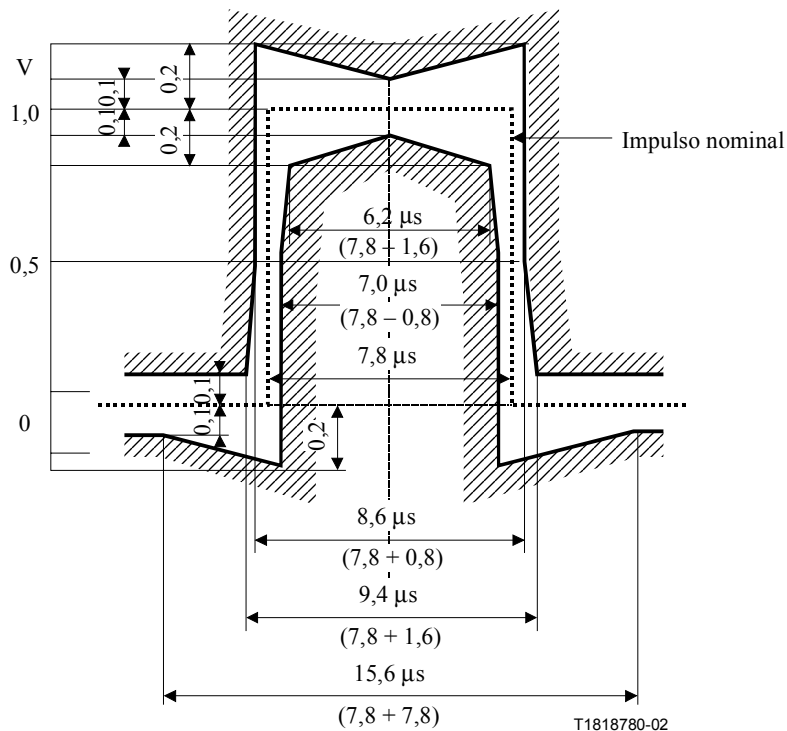


T1818770-02

NOTA 1 – Cuando un impulso va inmediatamente seguido de otro de polaridad opuesta, los límites de tiempo para cruces por cero de los impulsos serán $\pm 0,8 \mu\text{s}$.

NOTA 2 – Los instantes en los que debe producirse la transición de un estado otro de la señal de datos los determina la señal de temporización. En el lado de servicios (por ejemplo, datos o señalización) de la interfaz es esencial que estas transiciones no sean iniciadas antes de los instantes definidos por la señal de temporización recibida.

Figura 8/G.703 – Plantilla para el impulso de datos en el caso de una interfaz contradireccional a 64 kbit/s



T1818780-02

Figura 9/G.703 – Plantilla para el impulso de temporización en el caso de una interfaz contradireccional a 64 kbit/s

4.2.3.3 Especificaciones en los puertos de entrada

Las señales digitales presentadas en los puertos de entrada deberán corresponder a la definición precedente, con las modificaciones que introduzcan las características de los pares de interconexión. La atenuación de estos pares está comprendida entre 0 y 3 dB, a la frecuencia de 32 kHz. Esta atenuación tendrá en cuenta posibles pérdidas debidas a la presencia de un repartidor digital entre los equipos.

La pérdida de retorno en los puertos de entrada debe tener los siguientes valores mínimos:

Gama de frecuencias (kHz)		Pérdida de retorno (dB)
Señal de datos	Señal de temporización compuesta	
1,6 a 3,2	3,2 a 6,4	12
3,2 a 64	6,4 a 128	18
64 a 96	128 a 192	14

Para proporcionar la inmunidad nominal contra las interferencias, se requiere que los puertos de entrada cumplan los siguientes requisitos:

Se añade a una señal compuesta nominal, codificada como una señal contradiereccional a 64 kbit/s, y que tiene una forma de impulso como la definida en la plantilla de impulso, una señal interferente con la misma forma de impulso que la señal deseada. La señal interferente deberá tener una velocidad binaria comprendida entre los límites especificados en esta Recomendación, pero no deberá ser sincrónica con la señal deseada. La señal interferente se combinará con la señal deseada en una red combinadora, con una atenuación global nula en el trayecto de la señal y con una impedancia nominal de 120 ohmios para dar una relación señal/interferencia de 20 dB. El contenido binario de la señal interferente deberá ajustarse a la Rec. UIT-T O.152 (periodo de $2^{11} - 1$ bits). No se producirán errores cuando se aplique al acceso de entrada la señal combinada con la atenuación máxima especificada para el cable de interconexión.

NOTA – La especificación de la pérdida de retorno se aplica a los puertos de entrada de la señal de datos y de la señal de temporización compuesta.

4.2.3.4 Puesta a tierra del blindaje

Si los pares simétricos están blindados, los blindajes se conectarán a la red de continuidad eléctrica en el puerto de salida y en el puerto de entrada.

NOTA 1 – El recorrido del cable es importante si sale del bloque del sistema. Para mayor información véase la Rec. UIT-T K.27.

NOTA 2 – El aislamiento de la red de continuidad eléctrica queda en estudio.

5 Interfaz a 1544 kbit/s (E11)

5.1 Características generales

La señal de interfaz digital tiene una velocidad binaria nominal de 1544 kbit/s.

La especificación de la interfaz a 1544 kbit/s se define en el cuadro 4. Todas las señales que aparecen en la interfaz a 1544 kbit/s deben satisfacer los requisitos que se indican a continuación.

Cuadro 4/G.703 – Interfaz digital a 1544 kbit/s

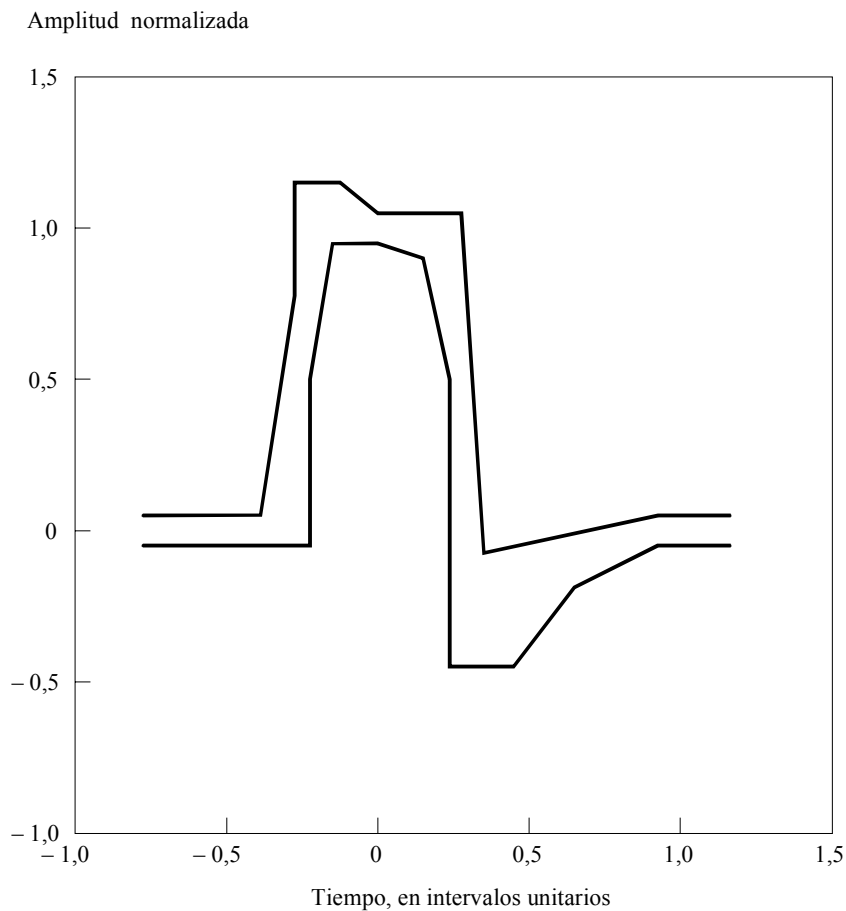
Parámetro	Especificación
Velocidad binaria nominal	1544 kbit/s
Exactitud de la velocidad binaria	En un modo de funcionamiento libre y acción diferida, la exactitud de la velocidad binaria será de ± 50 bit/s (± 32 ppm) o mejor.
Código de línea	Sea 1) AMI con no más de 15 ceros consecutivos, y al menos N unos en cada una de las ventanas de tiempo de intervalos de $8(N + 1)$ dígitos (siendo N un número entre 1 y 23), o 2) B8ZS (nota 1).
Estructura de trama	No se requiere estructura de trama para la transmisión a 1544 kbit/s o nivel superior multiplexado a señales DSN de nivel superior.
Medio	Para cada dirección de transmisión se utilizará un par trenzado equilibrado.
Impedancia de la carga de prueba	Se utilizará en la interfaz una carga de prueba resistiva de 100 ohmios $\pm 5\%$ para la evaluación de la configuración de impulsos y los parámetros eléctricos especificados más adelante.
Amplitud del impulso	La amplitud (nota 2) de un impulso aislado estará entre 2,4 V y 3,6 V.
Forma del impulso	La forma de cada impulso que se aproxima a un impulso aislado (está precedido por cuatro ceros y seguido de uno o más ceros) estará de acuerdo con la plantilla de la figura 10. Los procedimientos admisibles que se han de seguir para la verificación de conformidad figuran en 5.2.
Nivel de potencia	Para una señal de todos unos la potencia en una banda de $3 \text{ kHz} \pm 1 \text{ kHz}$ centrada en 772 kHz estará comprendida entre 12,6 dBm y 17,9 dBm. La potencia en una banda de $3 \text{ kHz} \pm 1 \text{ kHz}$ centrada en 1544 kHz será de 29 dB como mínimo por debajo de ésta en 772 kHz.
Desequilibrio del impulso	En cualquier ventana de diecisiete bits consecutivos, la variación máxima de amplitud de impulso será menor que 200 mV, y la variación máxima en anchura de impulso (media amplitud) será menor que 20 ns.
Energía de c.c.	No habrá energía de c.c. aplicada a la interfaz.
Acceso de verificación	Se proporcionará acceso a la señal en la interfaz para la verificación de las especificaciones de la señal.
<p>NOTA 1 – El B8ZS es un método para proporcionar independencia de secuencia de bits. La independencia en la secuencia de bits permite, a su vez, disponer de la capacidad de canales libres sin restricciones. El intercambio de intervalo de tiempo de cero byte (ZBTSI, <i>zero byte time slot interchange</i>) es otro método para proporcionar transmisión de canal libre.</p> <p>NOTA 2 – Mientras que los requisitos de tensión y energía eléctrica se establezcan para asistir a la calificación de señales en la interfaz, los valores no son equivalentes. Las especificaciones de tensión vienen dadas para impulsos aislados, mientras que los niveles de energía se especifican para señales de todos unos.</p>	

Requisitos de fluctuación de fase:

- para la máxima fluctuación de fase cresta a cresta en el puerto de salida, véase 5.1/G.824;
- para la máxima fluctuación de fase que ha de tolerarse en el puerto de entrada, véase 7.2.1/G.824.

Para los requisitos de la protección contra las sobretensiones, véase la Rec. UIT-T K.41.

Un impulso aislado en la interfaz a 1544 kbit/s se ajustará a la plantilla que se ilustra en la figura 10. Debajo de la figura se indican los puntos angulares de esta plantilla. En el eje y de esta figura se representa la amplitud normalizada del impulso, y en el eje x el tiempo medido en intervalos unitarios. Para 1544 kbit/s, el intervalo unitario es de 648 ns.



Curva mínima		Curva máxima	
Tiempo	Amplitud normalizada	Tiempo	Amplitud normalizada
-0,77	-0,05	-0,77	0,05
-0,23	-0,05	-0,39	0,05
-0,23	0,5	-0,27	0,8
-0,15	0,95	-0,27	1,15
0,0	0,95	-0,12	1,15
0,15	0,9	0,0	1,05
0,23	0,5	0,27	1,05
0,23	-0,45	0,35	-0,07
0,46	-0,45	0,93	0,05
0,66	-0,2	1,16	0,05
0,93	-0,05		
1,16	-0,05		

T1528670-02

Figura 10/G.703 – Plantilla y puntos extremos del impulso aislado para la interfaz a 1544 kbit/s

Algún equipo de interfaz a 1544 kbit/s incorporado en la red pudo haber sido diseñado utilizando una plantilla de impulsos diferentes de la que figura en esta Recomendación. En el apéndice I se describe la especificación anterior para proporcionar información a los diseñadores de equipos receptores sobre la gama posible de señales de 1544 kbit/s en la red.

Para dar cabida a señales generadas por equipos con fecha previa a esta Recomendación, los receptores (1544 kbit/s) deben poder funcionar con una señal que posea una desviación de la velocidad de transmisión de ± 200 bit/s (± 130 ppm) (véase el apéndice I para las características del impulso de los antiguos equipos).

5.2 Especificación del impulso

Para una codificación de inversión de marcas alternada (AMI, *alternate mark inversion*), se utiliza una plantilla de impulsos con un impulso aislado que aparece en la interfaz. En la mayoría de los casos, el impulso aislado ideal sólo puede ser aproximado debido a las limitaciones de codificación de línea.

Las plantillas de impulsos se ilustran en forma normalizada con la amplitud de impulso nominal en 1,0. En la determinación de conformidad de un impulso aislado con la plantilla, sólo es admisible:

- a) ubicar la plantilla horizontalmente según sea necesario para contener el impulso; y
- b) graduar uniformemente la amplitud del impulso aislado para que se ajuste a la plantilla.

La línea base de la señal coincidirá con el punto cero de la línea base de la plantilla. (La determinación de la línea base de la señal se describe en CEI 60469-2.) La determinación de conformidad de los impulsos negativos se deberá efectuar después de determinar la conformidad de los impulsos positivos a fin de mantener la referencia de la línea base de la señal.

Cuando se consideran impulsos negativos invertidos para 1544 kbit/s, sólo se permite la posición horizontal de la plantilla para contener el impulso. Cabe señalar que los trenes de impulsos con algún componente de corriente continua significativo no se ajustarán a los requisitos de esta cláusula.

5.3 Diagramas en ojo

Para señales no susceptibles a la utilización de plantillas de impulsos otro medio de especificar la calidad de los impulsos en la interfaz es un diagrama en ojo, que se forma por la superposición de formas de onda de todas las secuencias de impulsos posibles, incluidos los efectos de interferencia entre símbolos. Los diagramas en ojo se presentan en forma normalizada con las amplitudes de impulsos de cresta normalizados a 1,0 sobre la escala vertical y la escala de tiempo indicada en términos de intervalos unitarios. Para juzgar la configuración de un diagrama en ojo se permite:

- a) ubicar la plantilla en la posición horizontal que sea necesaria para contener el diagrama en ojo; y
- b) graduar uniformemente la amplitud de la plantilla según sea necesario para encerrar el diagrama en ojo.

La línea de base de la plantilla deberá coincidir con la línea de base de la señal. La determinación de la línea de base de la señal se describe en CEI 60469-2.

6 Interfaz a 6312 kbit/s (E21)

La interconexión de señales a 6312 kbit/s para fines de transmisión se hace en el repartidor digital.

Velocidad binaria nominal: de 6312 kbit/s.

Exactitud de la velocidad binaria: ± 30 ppm (189,4 bit/s) o mejor.

Se utilizará un código pseudoternario como se indica en el cuadro 5.

La forma de un impulso aislado medido en el repartidor deberá quedar dentro de los límites de la plantilla de la figura 11 o la de la figura 12, y cumplir las demás condiciones indicadas en el cuadro 5.

Cuadro 5/G.703 – Interfaz digital a 6312 kbit/s (nota 1)

Parámetro	Especificación	
Velocidad binaria	6312 kbit/s	
Par(es) en cada sentido de transmisión	Un par simétrico	Un par coaxial
Código	B6ZS (nota 2)	B8ZS (nota 2)
Impedancia de la carga de prueba	110 ohmios \pm 5% resistiva	75 ohmios \pm 5% resistiva
Forma nominal del impulso (nota 1)	Rectangular, determinada por la atenuación del cable (véase la figura 11)	Rectangular (véase la figura 12)
Nivel de la señal	Cuando se transmite una secuencia todos 1 deben obtenerse los siguientes niveles de potencia, medidos en una banda de 3 kHz: 3156 kHz: de 0,2 a 7,3 dBm 3156 kHz: de 6,2 a 13,3 dBm 6312 kHz: -20 dBm o menos 6312 kHz: -14 dBm o menos	
NOTA 1 – En las figuras 11 y 12 se reproduce la plantilla del impulso para la interfaz digital de segundo orden. NOTA 2 – Véase el anexo A.		

La tensión en un intervalo de tiempo que contenga un cero (espacio) no será superior al mayor de los dos valores siguientes: valor producido en dicho intervalo por otros impulsos (marcas) conformes a la plantilla de la figura 11, o $\pm 0,1$ de la amplitud de cresta del impulso (marca).

Requisitos de fluctuación de fase:

- para la máxima fluctuación de fase de cresta a cresta en el puerto de salida, véase 5.1/G.824;
- para la fluctuación de fase que ha de tolerarse en el puerto de entrada, véase 7.2.2/G.824.

Requisitos de la protección contra las sobretensiones: véase la Rec. UIT-T K.41.

	T	Fórmula de la curva
Curva inferior	$T \leq 0,41$	0
	$-0,41 \leq T \leq 0,24$	$0,5 \left[1 + \text{sen} \frac{\pi}{2} \left(1 + \frac{T}{0,205} \right) \right]$
	$0,24 \leq T$	$0,33 \text{e}^{-1,9(T-0,3)}$
Curva superior	$T \leq 0,72$	0
	$-0,72 \leq T \leq 0,2$	$0,5 \left[1 + \text{sen} \frac{\pi}{2} \left(1 + \frac{T}{0,36} \right) \right]$
	$0,2 \leq T$	$0,1 + 0,72 \text{e}^{-2,13(T-0,2)}$

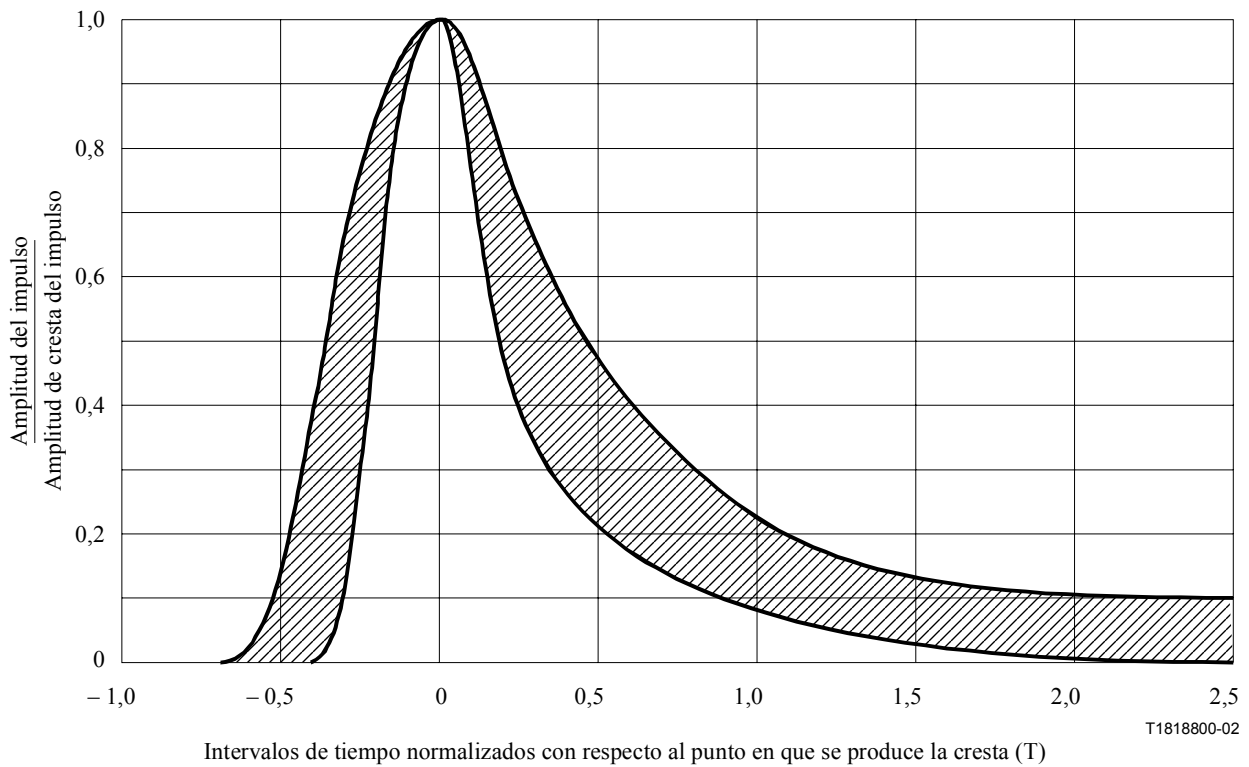


Figura 11/G.703 – Plantilla del impulso para la interfaz de pares simétricos 6312 kbit/s

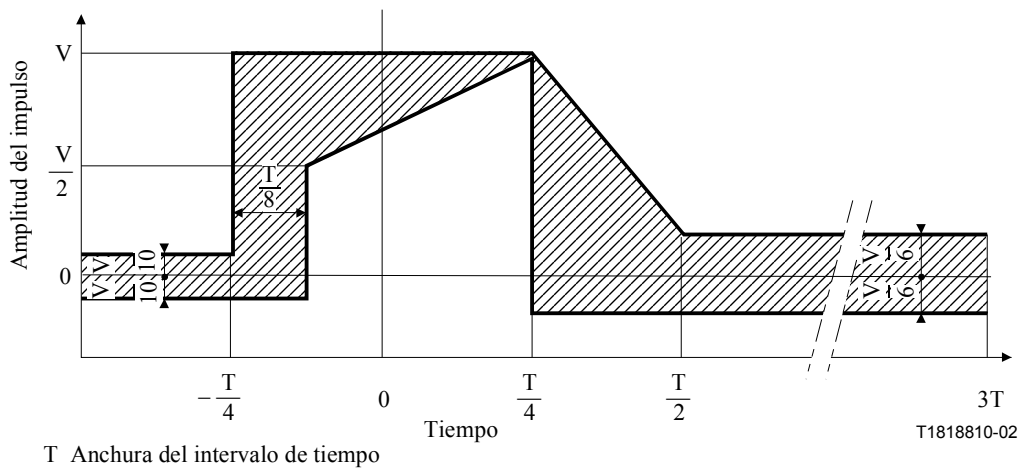


Figura 12/G.703 – Plantilla del impulso para la interfaz de pares coaxiales 6312 kbit/s

7 Interfaz a 32 064 kbit/s

La interconexión de señales a 32 064 kbit/s para fines de transmisión se efectúa en un repartidor digital.

Velocidad binaria nominal: 32 064 kbit/s.

Exactitud de la velocidad binaria: ± 10 ppm ($\pm 320,6$ bit/s).

Se utilizará un par coaxial para cada sentido de transmisión.

La impedancia de la carga de prueba deberá ser de 75 ohmios $\pm 5\%$, resistiva, y el método de prueba deberá ser directo.

Se utilizará un código AMI aleatorizado.

La forma de un impulso aislado medido en el punto en que la señal llega al repartidor deberá estar comprendida en la plantilla de la figura 13.

	T	Fórmula de la curva
Curva inferior	$-0,36 \leq T < -0,30$	$5,76T + 2,07$
	$-0,30 \leq T < 0$	$0,5 \left[1 + \operatorname{sen} \frac{\pi}{2} \left(1 + \frac{T}{0,25} \right) \right]$
	$0 \leq T < 0,22$	$0,5 \left[1 + \operatorname{sen} \frac{\pi}{2} \left(1 + \frac{T}{0,16} \right) \right]$
	$0,22 \leq T$	$0,1 e^{-3,42(T-0,3)}$
Curva superior	$-0,65 \leq T < 0$	$1,05 \left[1 - e^{-4,6(T+0,65)} \right]$
	$0 \leq T < 0,25$	$0,5 \left[1 + \operatorname{sen} \frac{\pi}{2} \left(1 + \frac{T}{0,28} \right) \right]$
	$0,25 \leq T$	$0,11 + 0,407 e^{-2,1(T-0,29)}$

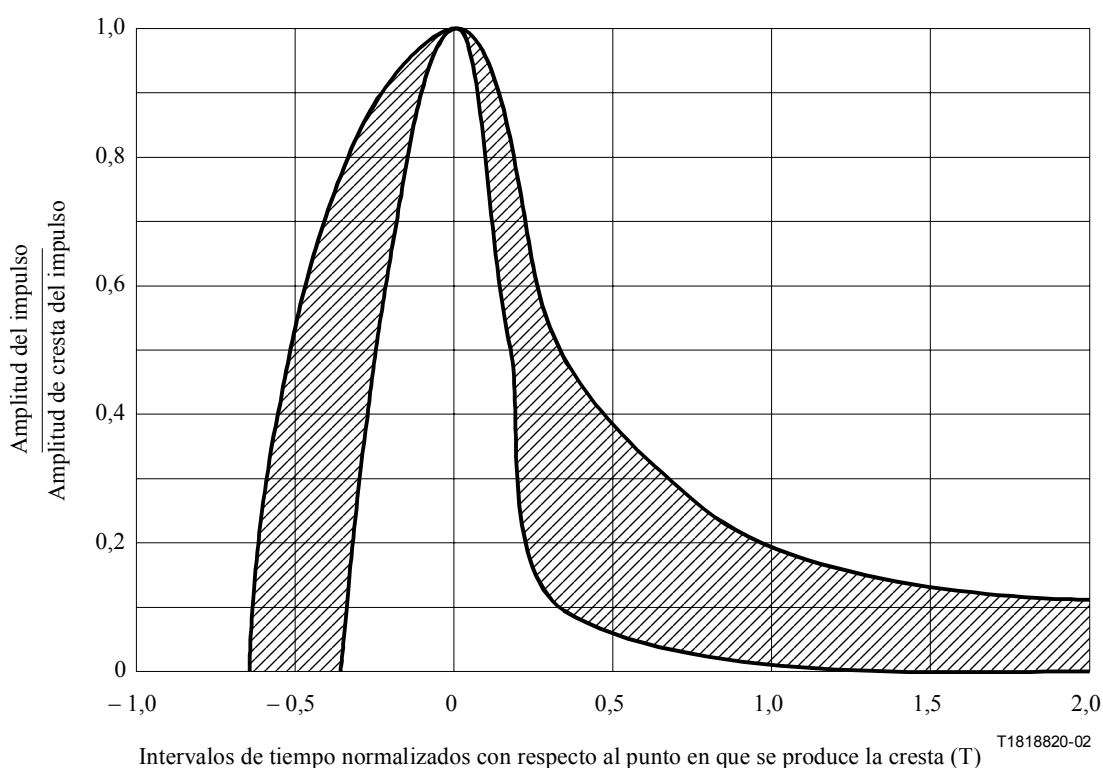


Figura 13/G.703 – Plantilla del impulso para la interfaz de pares coaxiales 32 064 kbit/s

La tensión en un intervalo de tiempo que contenga un cero (espacio) no será superior al mayor de los dos valores siguientes: el valor producido en ese intervalo de tiempo por otros impulsos (marcas) comprendidos en la plantilla de la figura 13, o $\pm 0,1$ de la amplitud de cresta del impulso (marca).

Para una secuencia transmitida todos 1, la potencia medida en una banda de 3 kHz en el punto en que la señal llega al repartidor será la siguiente:

- 16 032 kHz: de +5 dBm a +12 dBm;
- 32 064 kHz: por lo menos 20 dB por debajo del nivel de potencia a 16 032 kHz.

Impedancia de los conectores y pares coaxiales en el repartidor: 75 ohmios $\pm 5\%$.

Requisitos de fluctuación de fase:

- para la máxima fluctuación de fase de cresta a cresta en el puerto de salida, véase 5.1/G.824;
- para la fluctuación de fase que ha de tolerarse en el puerto de entrada véase 7.2.3/G.824.

Requisitos de la protección contra las sobretensiones: véase la Rec. UIT-T K.41.

8 Interfaz a 44 736 kbit/s (E32)

La especificación de la interfaz a 44 736 kbit/s se define en el cuadro 6.

Cuadro 6/G.703 – Interfaz digital a 44 736 kbit/s

Parámetro	Especificación
Velocidad binaria nominal	44 736 kbit/s
Exactitud de la velocidad binaria	En un modo de funcionamiento libre, autotemporizado, la exactitud de la velocidad binaria será de ± 895 bits (± 20 ppm) o mejor.
Código de línea	B3ZS (bipolar con sustitución de tres ceros).
Estructura de trama	La señal tendrá la estructura de trama definida en la Rec. UIT-T G.752 para asegurar la transmisión a través de todos los tipos de equipos de transporte a 44 736 kbit/s. La estructura de trama no se requiere para multiplexación de señales DSN de nivel superior.
Medio	Para cada sentido de transmisión se utilizará una línea coaxial asimétrica.
Impedancia de la carga de prueba	Se utilizará una carga de prueba resistiva de 75 ohmios $\pm 5\%$ en la interfaz para la evaluación de la forma del impulso y de los parámetros eléctricos especificados más adelante.
Amplitud del impulso	La amplitud de un impulso aislado (nota 1) se debe encontrar entre 0,36 V y 0,85 V de cresta.
Forma del impulso	La forma de cada impulso que se aproxima a un impulso aislado (está precedido por dos ceros y seguido de uno o más ceros) se debe ajustar a la plantilla que se ilustra en la figura 14. Véase 5.2 para los procedimientos admisibles que se han de seguir para la verificación de conformidad. Esta plantilla incluye un margen de $\pm 3\%$ de la amplitud del impulso de cresta en cualquier punto de la plantilla referido a la plantilla de impulsos de la versión anterior. Las ecuaciones que definen los segmentos de línea que conforman la plantilla vienen dadas debajo de la figura.
Nivel de potencia	La medición de potencia de banda ancha de una señal AIS (como se define en la Rec. UIT-T G.704) que utiliza un sensor de nivel de potencia con una gama de frecuencias de trabajo de 200 MHz se encontrará entre $-4,7$ dBm y $+3,6$ dBm, incluidos los efectos de una gama de longitudes de cable de conexión entre 68,6 metros y 137,2 metros. Se utilizará un filtro pasabajo con una banda de paso plana y una frecuencia de corte de 200 MHz. El régimen de caída de este filtro no es importante; o una especificación de nivel de potencia alternada de la potencia de una señal de todos unos (nota 2) es útil para algunas calificaciones del equipo. Requiere que la potencia en una banda de 3 kHz ± 1 kHz centrada en 22 368 kHz se encuentre entre $-1,8$ dBm y $+5,7$ dBm. Asimismo, requiere que la potencia en una banda de 3 kHz ± 1 kHz centrada en 44 736 kHz se encuentre a 20 dB como mínimo por debajo de la potencia a 22 368 kHz.
Desequilibrio del impulso	1) La relación de amplitudes de los impulsos aislados positivos y negativos se encontrará entre 0,90 y 1,10. 2) Los impulsos aislados positivos y negativos se ajustarán a la plantilla de la figura 14.

Cuadro 6/G.703 – Interfaz digital a 44 736 kbit/s

Parámetro	Especificación
Energía de c.c.	No habrá energía de c.c. aplicada a la interfaz.
Acceso de verificación	Se proporcionará acceso a la señal en la interfaz para la verificación de estas especificaciones de la señal.
NOTA 1 – Mientras que los requisitos de tensión y energía estén dados para asistir a la calificación de las señales en la interfaz, los valores no son equivalentes. Las especificaciones de tensión están dadas para impulsos aislados, mientras que los niveles de potencia se especifican para una señal AIS, o alternativamente una señal de todos unos.	
NOTA 2 – La señal de todos unos no es realizable con la estructura de trama especificada en la Rec. UIT-T G.752, y no se encuentra en las redes de telecomunicaciones de América del Norte.	

Todas las señales que aparecen en la interfaz a 44 736 kbit/s se deben ajustar a cada uno de los requisitos indicados.

Un impulso aislado (véase la forma de impulsos en el cuadro 6) en la interfaz a 44 736 kbit/s se ajustará a la plantilla que se muestra en la figura 14. A continuación de la figura aparecen las ecuaciones que definen los segmentos de línea que conforman la plantilla. En esta figura, el eje y representa la amplitud normalizada del impulso, y el eje x representa el tiempo medido en intervalos unitarios. Para 44 736 kbit/s el intervalo unitario es 22,4 ns.

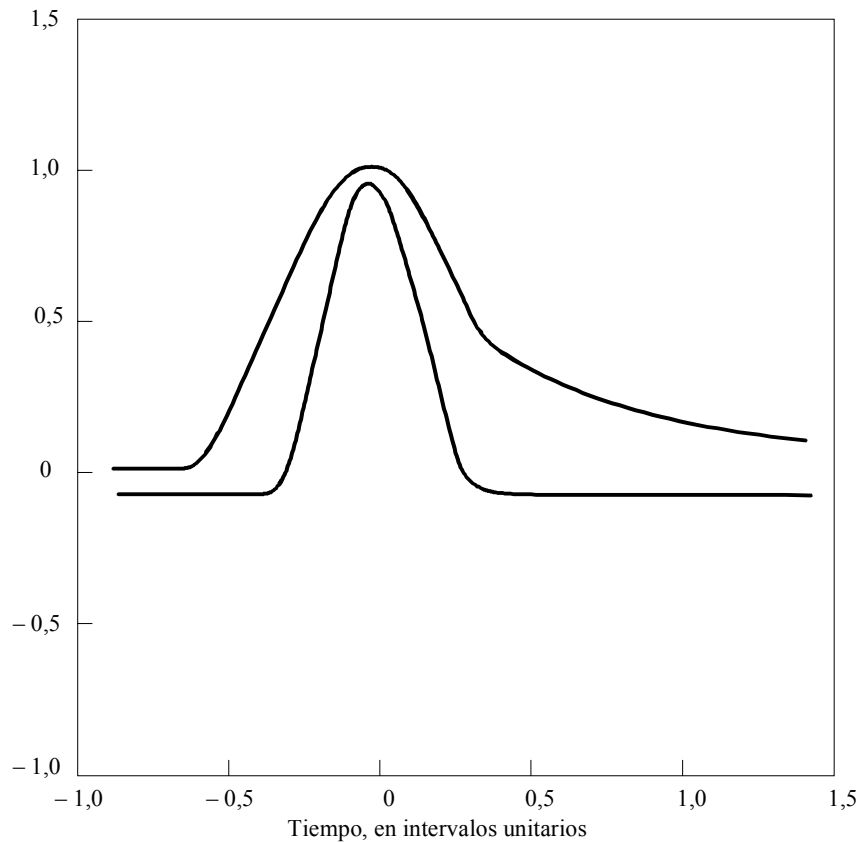
Para asegurar el funcionamiento correcto de las facilidades de transmisión y del equipo múltiplex de orden superior todas las fuentes de 44 736 kbit/s utilizarán la trama estructurada que se define en la Rec. UIT-T G.752.

Requisitos de fluctuación de fase:

- para la máxima fluctuación de fase de cresta a cresta en el puerto de salida, véase 5.1/G.824;
- para la fluctuación de fase que ha de tolerarse en el puerto de entrada, véase 7.2.4/G.824.

Requisitos de la protección contra las sobretensiones: véase la Rec. UIT-T K.41.

Amplitud normalizada



Gama del eje de tiempos (Intervalos unitarios)	Ecuación de la amplitud normalizada
Curva superior	
$-0,85 \leq T \leq -0,68$	0,03
$-0,68 \leq T \leq 0,36$	$0,5 \left\{ 1 + \operatorname{sen} \left[\frac{\pi}{2} \left(1 + \frac{T}{0,34} \right) \right] \right\} + 0,03$
$0,36 \leq T \leq 1,4$	$0,08 + 0,407 e^{-1,84(T-0,36)}$
Curva inferior	
$-0,85 \leq T \leq -0,36$	-0,03
$-0,36 \leq T \leq 0,36$	$0,5 \left\{ 1 + \operatorname{sen} \left[\frac{\pi}{2} \left(1 + \frac{T}{0,18} \right) \right] \right\} - 0,03$
$0,36 \leq T \leq 1,4$	-0,03

T1528680-02

Figura 14/G.703 – Plantilla y ecuaciones del impulso aislado de la interfaz a 44 736 kbit/s

9 Interfaz a 2048 kbit/s (E12)

9.1 Características generales

Velocidad binaria nominal: 2048 kbit/s.

Exactitud de la velocidad binaria: ± 50 ppm ($\pm 102,4$ bit/s).

Código: Bipolar de alta densidad de orden 3 (HDB3) (la descripción de este código figura en el anexo A).

Requisitos de la protección contra las sobretensiones: véase la Rec. UIT-T K.41.

9.2 Especificaciones en los puertos de salida

Véase el cuadro 7.

Cuadro 7/G.703 – Interfaz digital a 2048 kbit/s

Forma del impulso (forma nominal rectangular)	Todas las marcas de una señal válida deberán ajustarse a la plantilla (véase la figura 15), independientemente del signo. El valor V corresponde al valor nominal de cresta	
Par(es) en cada sentido de transmisión	Un par coaxial (véase 9.4)	Un par simétrico (véase 9.4)
Impedancia de la carga de prueba	75 ohmios resistiva	120 ohmios resistiva
Tensión nominal de cresta de una marca (impulso)	2,37 V	3 V
Tensión de cresta de un espacio (ausencia de impulso)	$0 \pm 0,237$ V	$0 \pm 0,3$ V
Anchura nominal del impulso	244 ns	
Relación entre la amplitud de los impulsos positivos y la de los negativos en el punto medio del intervalo del impulso	De 0,95 a 1,05	
Relación entre la anchura de los impulsos positivos y la de los negativos en los puntos de semiamplitud nominal	De 0,95 a 1,05	
Máxima fluctuación de fase cresta a cresta en un puerto de salida	Véase 5.1/G.823	

La pérdida de retorno en el puerto de salida debe tener los siguientes valores mínimos:

Gama de frecuencias (kHz)	Pérdida de retorno (dB)
51 a 102	6
102 a 3072	8

Se añade a una señal compuesta nominal, codificada en HDB3, constituida por impulsos cuya forma se ajusta a la plantilla de impulso, una señal interferente con la misma forma de impulso que la señal deseada. La señal interferente deberá tener una velocidad binaria comprendida entre los límites especificados en esta Recomendación, pero no deberá ser sincrónica con la señal deseada. La señal interferente se combinará con la señal deseada en una red combinadora, con una atenuación global nula en el trayecto de la señal y con una impedancia nominal de 75 ohmios (en el caso de interfaz de pares coaxiales) o de 120 ohmios (en el caso de interfaz de pares simétricos) para dar una relación señal/interferencia de 18 dB. El contenido binario de la señal interferente deberá ajustarse a la Rec. UIT-T O.151 (periodo de $2^{15} - 1$ bits). No se producirán errores cuando se aplique al acceso de entrada la señal combinada, con la atenuación máxima especificada para el cable de interconexión.

NOTA – Se considera que una implementación de receptor que proporcione un umbral adaptativo en vez de un umbral fijo es más resistente a las reflexiones y que, por tanto debe preferirse.

9.4 Puesta a tierra del conductor exterior o del blindaje

El conductor exterior del par coaxial o el blindaje del par simétrico deberán conectarse a la red de continuidad eléctrica en el puerto de salida y en el puerto de entrada.

NOTA 1 – El recorrido del cable es importante si sale del bloque del sistema. Para mayor información véase la Rec. UIT-T K.27.

NOTA 2 – La conexión directa de los conductores exteriores de los cables coaxiales a la red de continuidad eléctrica en las interfaces de transmisión y recepción puede provocar, debido a las diferencias de potencial con respecto a tierra en cada extremo del cable, un flujo de corriente no deseada a través de los conectores y de los circuitos de entrada del receptor. De esto se pueden derivar errores e incluso un daño permanente. Para evitar este problema se puede introducir aislamiento contra la corriente continua entre el conductor exterior y la red de continuidad eléctrica en la interfaz de recepción. El recurso al aislamiento contra la corriente continua no debe poner en peligro el cumplimiento de la compatibilidad electromagnética del equipo y de la instalación en general.

NOTA 3 – El aislamiento de la red de continuidad eléctrica queda en estudio.

10 Interfaz a 8448 kbit/s (E22)

10.1 Características generales

Velocidad binaria nominal: 8448 kbit/s.

Exactitud de la velocidad binaria: ± 30 ppm ($\pm 253,4$ bit/s).

Código: Bipolar de alta densidad de orden 3 (HDB3) (la descripción de este código figura en el anexo A).

Requisitos de la protección contra las sobretensiones: véase la Rec. UIT-T K.41.

10.2 Especificaciones en los puertos de salida

Véase el cuadro 8.

Cuadro 8/G.703 – Interfaz digital a 8448 kbit/s

Forma del impulso (forma nominal rectangular)	Todas las marcas de una señal válida deberán ajustarse a la plantilla (figura 16), independientemente del signo
Par(es) en cada sentido de transmisión	Un par coaxial (véase 10.4)
Impedancia de la carga de prueba	75 ohmios resistiva
Tensión nominal de cresta de una marca (impulso)	2,37 V
Tensión de cresta de un espacio (ausencia de impulso)	0 V \pm 0,237 V
Anchura nominal del impulso	59 ns
Relación entre la amplitud de los impulsos positivos y la de los negativos en el punto medio del intervalo del impulso	De 0,95 a 1,05
Relación entre las anchuras de los impulsos positivos y los negativos para los puntos de semiamplitud nominal	De 0,95 a 1,05
Máxima fluctuación de fase cresta a cresta en un puerto de salida	Véase 5.1/G.823

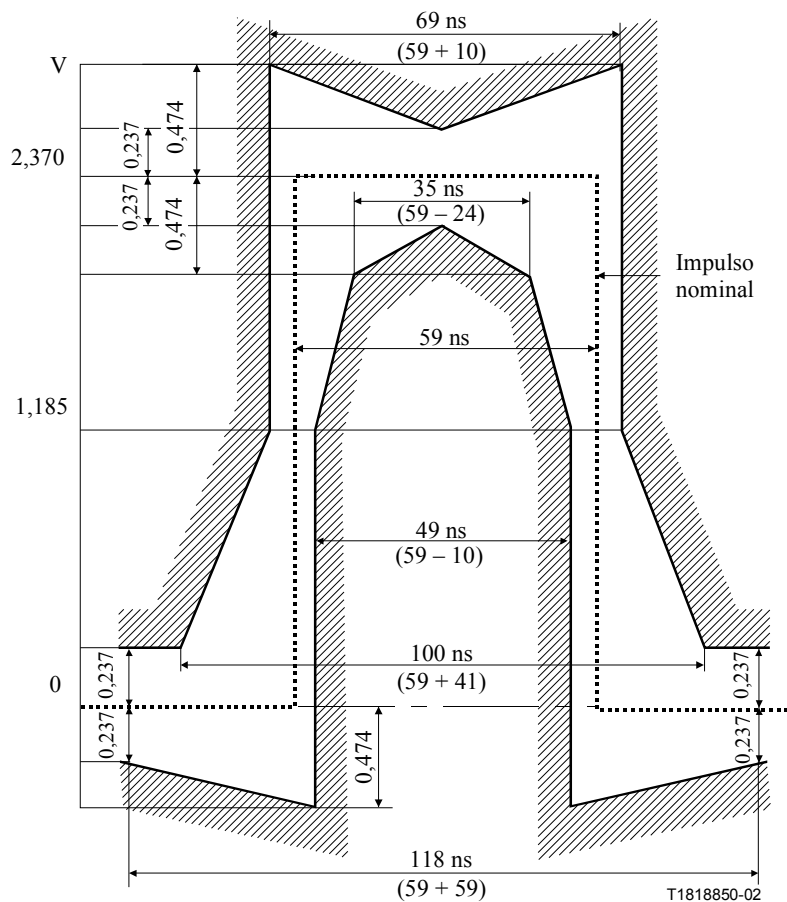


Figura 16/G.703 – Plantilla para el impulso en el caso de una interfaz a 8448 kbit/s

La pérdida de retorno en el puerto de salida debe tener los siguientes valores mínimos:

Gama de frecuencias (kHz)	Pérdida de retorno (dB)
211 a 422	6
422 a 12 672	8

10.3 Especificaciones en los puertos de entrada

La señal digital presentada en los puertos de entrada deberá corresponder a la definición precedente, con las modificaciones que introduzcan las características de los pares de interconexión. La atenuación de estos pares deberá seguir una ley en \sqrt{f} y la atenuación a la frecuencia de 4224 kHz deberá estar comprendida entre 0 y 6 dB. Esta atenuación tendrá en cuenta las posibles pérdidas debidas a la presencia de un repartidor digital entre los equipos.

Para la fluctuación de fase que ha de tolerarse en los puertos de entrada, véase 7.1.3/G.823.

La pérdida de retorno en los puertos de entrada deberá tener los siguientes valores mínimos:

Gama de frecuencias (kHz)	Pérdida de retorno (dB)
211 a 422	12
422 a 8448	18
8448 a 12 672	14

Para asegurar la inmunidad adecuada contra las reflexiones de señales que puedan producirse en la interfaz debido a irregularidades de impedancia en los repartidores digitales y en los puertos de salida digitales, los puertos de entrada deben cumplir los siguientes requisitos:

Se añade a una señal compuesta nominal, codificada en HDB3, constituida por impulsos cuya forma se ajusta a la plantilla de impulso, una señal interferente con la misma forma de impulso que la señal deseada. La señal interferente deberá tener una velocidad binaria comprendida entre los límites especificados en esta Recomendación, pero no deberá ser sincrónica con la señal deseada. La señal interferente se combinará con la señal deseada en una red combinadora, con una atenuación global nula en el trayecto de la señal y con una impedancia nominal de 75 ohmios para dar una relación señal/interferencia de 20 dB. El contenido binario de la señal interferente deberá ajustarse a la Rec. UIT-T O.151 (periodo de $2^{15} - 1$ bits). No se producirán errores cuando se aplique al puerto de entrada la señal combinada, con la atenuación máxima especificada para el cable de interconexión.

10.4 Puesta a tierra del conductor exterior

El conductor exterior del par coaxial deberá conectarse a la red de continuidad eléctrica en el puerto de salida y en el puerto de entrada.

NOTA 1 – El recorrido del cable es importante si sale del bloque del sistema. Para mayores detalles véase la Rec. UIT-T K.27.

NOTA 2 – El aislamiento de la red de continuidad eléctrica queda en estudio.

11 Interfaz a 34 368 kbit/s (E31)

11.1 Características generales

Velocidad binaria nominal: 34 368 kbit/s.

Exactitud de la velocidad binaria: ± 20 ppm (± 688 bit/s)

Código: HDB3 (en el anexo A figura una descripción de este código).

Requisitos de la protección contra las sobretensiones: véase la Rec. UIT-T K.41.

11.2 Especificación en los puertos de salida

Véase el cuadro 9.

Cuadro 9/G.703 – Interfaz digital a 34 368 kbit/s

Forma del impulso (forma nominal rectangular)	Todas las marcas de una señal válida deberán ajustarse a la plantilla (figura 17), independientemente del signo
Par(es) en cada sentido de transmisión	Un par coaxial (véase 11.4)
Impedancia de la carga de prueba	75 ohmios resistiva
Tensión nominal de cresta de una marca (impulso)	1,0 V
Tensión de cresta de un espacio (ausencia de impulso)	0 V \pm 0,1 V
Anchura nominal del impulso	14,55 ns
Relación entre la amplitud de los impulsos positivos y la de los negativos en el punto medio del intervalo del impulso	De 0,95 a 1,05
Relación entre la anchura de los impulsos positivos y la de los negativos, en los puntos de semiamplitud nominal	De 0,95 a 1,05
Máxima fluctuación de fase cresta a cresta en un puerto de salida	Véase 5.1/G.823

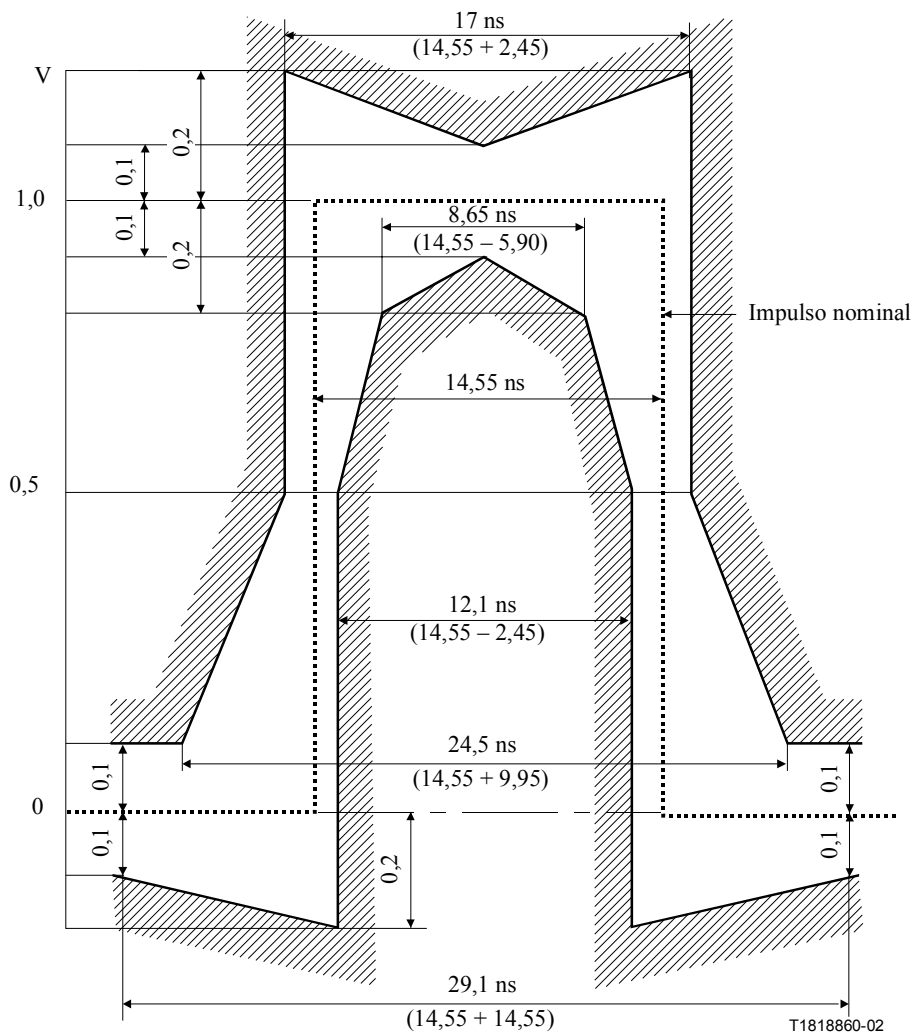


Figura 17/G.703 – Plantilla para el impulso en el caso de una interfaz a 34 368 kbit/s

La pérdida de retorno en el puerto de salida debe tener los siguientes valores mínimos:

Gama de frecuencias (kHz)	Pérdida de retorno (dB)
860 a 1720	6
1720 a 51 550	8

11.3 Especificaciones en los puertos de entrada

La señal digital presentada en los puertos de entrada deberá corresponder a la definición precedente, con las modificaciones que introduzcan las características del cable de interconexión. Deberá asegurarse que la atenuación de este cable siga una ley en \sqrt{f} y que la atenuación a la frecuencia de 17 184 kHz esté comprendida entre 0 y 12 dB.

Para la fluctuación de fase que ha de tolerarse en los puertos de entrada, véase 7.1.4/G.823.

La pérdida de retorno en los puertos de entrada deberá tener los siguientes valores mínimos:

Gama de frecuencias (kHz)	Pérdida de retorno (dB)
860 a 1720	12
1720 a 34 368	18
34 368 a 51 550	14

Para asegurar la inmunidad adecuada contra las reflexiones de señales que puedan producirse en la interfaz debido a irregularidades de impedancia en los repartidores digitales y en los puertos de salida digitales, los puertos de entrada deben cumplir los siguientes requisitos:

Se añade a una señal compuesta nominal, codificada en HDB3, constituida por impulsos cuya forma se ajusta a la plantilla de impulso, una señal interferente con la misma forma de impulso que la señal deseada. La señal interferente deberá tener una velocidad binaria comprendida entre los límites especificados en esta Recomendación, pero no deberá ser sincrónica con la señal deseada. La señal interferente se combinará con la señal deseada en una red combinadora, con una atenuación global nula en el trayecto de la señal y con una impedancia nominal de 75 ohmios para dar una relación señal/interferencia de 20 dB. El contenido binario de la señal interferente deberá ajustarse a la Rec. UIT-T O.151 (periodo de $2^{23} - 1$ bits). No se producirán errores cuando se aplique al puerto de entrada la señal combinada, con la atenuación máxima especificada para el cable de interconexión.

11.4 Puesta a tierra del conductor exterior

El conductor exterior del par coaxial deberá conectarse a la red de continuidad eléctrica en el puerto de entrada y en el puerto de salida.

NOTA 1 – El recorrido del conductor es importante si sale del bloque del sistema. Para mayores detalles véase la Rec. UIT-T K.27.

NOTA 2 – El aislamiento de la red de continuidad eléctrica queda en estudio.

12 Interfaz a 139 264 kbit/s (E4)

12.1 Características generales

Velocidad binaria nominal: 139 264 kbit/s.

Exactitud de la velocidad binaria: ± 15 ppm (± 2089 bit/s).

Código: Inversión de marcas codificada (CMI, *coded mark inversion*) (en el anexo A figura una descripción de este código).

Requisitos de protección contra las sobretensiones: véase la Rec. UIT-T K.41.

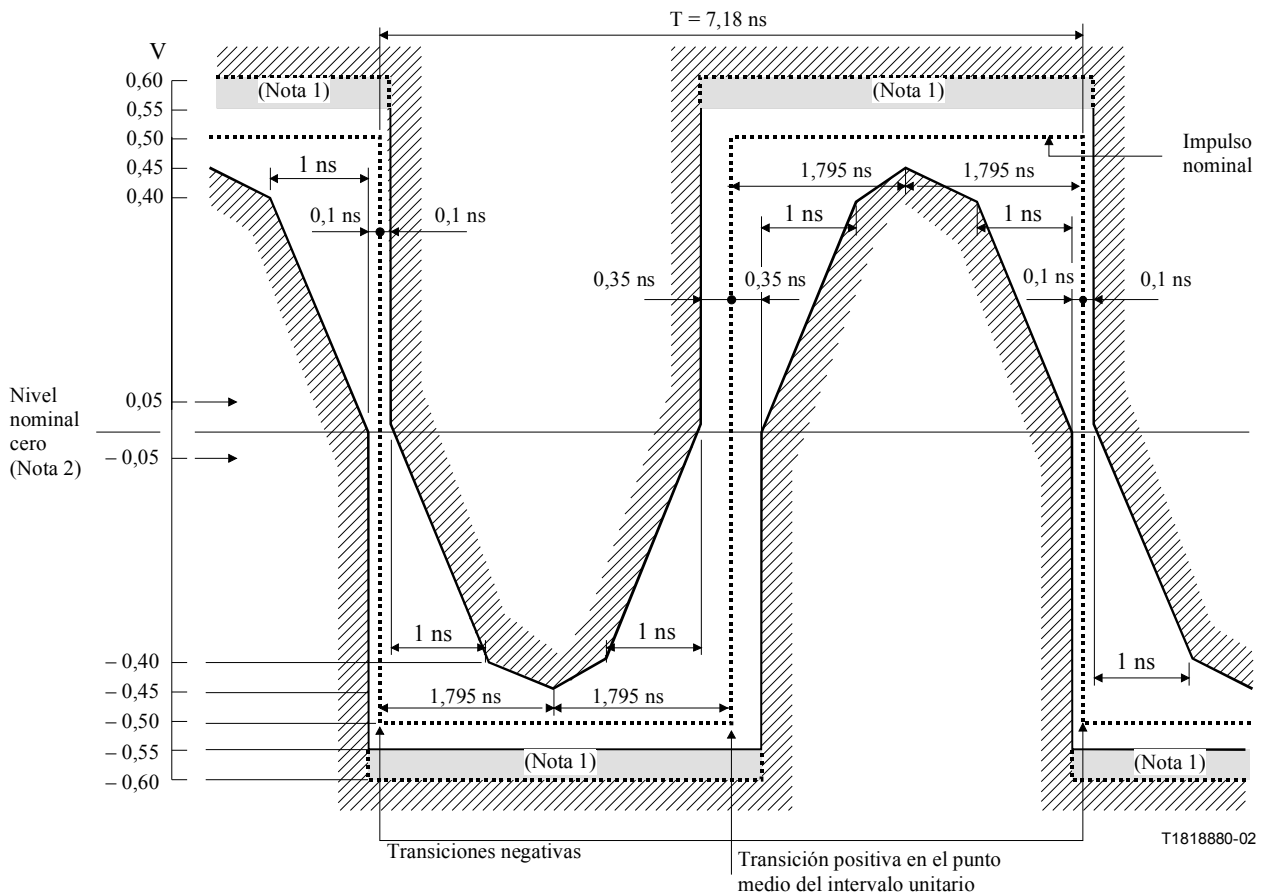
12.2 Especificaciones en los puertos de salida

Las especificaciones en los puertos de salida se muestran en el cuadro 10 y las figuras 18 y 19.

NOTA – Se considera que un método basado en la medida de los niveles del fundamental y del segundo (y posiblemente tercer) armónico de una señal correspondiente a todos 0 binarios y todos 1 binarios, es adecuado para verificar el cumplimiento de los requisitos indicados en el cuadro 10. Los valores pertinentes de los armónicos están en estudio.

Cuadro 10/G.703 – Interfaz digital a 139 264 kbit/s

Forma del impulso	Nominalmente rectangular y conforme a las plantillas indicadas en las figuras 18 y 19
Par(es) en cada sentido de transmisión	Un par coaxial
Impedancia de la carga de prueba	75 ohmios resistiva
Tensión cresta a cresta	$1 \pm 0,1$ V
Tiempo de subida entre 10% y el 90% de la amplitud medida en régimen permanente	≤ 2 ns
Tolerancia para la temporización de las transiciones (referida al valor medio de los puntos de semiamplitud de transiciones negativas)	Transiciones negativas: $\pm 0,1$ ns Transiciones positivas en los extremos del intervalo unitario: $\pm 0,5$ ns Transiciones positivas en el punto medio del intervalo unitario: $\pm 0,35$ ns
Pérdida de retorno	≥ 15 dB en la gama de frecuencias de 7 MHz y 210 MHz
Máxima fluctuación de fase cresta a cresta en un puerto de salida	Véase 5.1/G.823



NOTA 1 – La amplitud máxima "en régimen permanente" no debe rebasar el límite de 0,55 V. Se permite que las sobreoscilaciones y otros transitorios caigan en la zona sombreada situada entre los límites 0,55 V y 0,6 V, a condición de que no rebasen el nivel en régimen permanente en más de 0,05 V. La posibilidad de especificar de una manera menos estricta la magnitud por la cual la sobreoscilación puede rebasar el nivel en régimen permanente queda en estudio.

NOTA 2 – Para todas las mediciones en que se utilicen estas plantillas, la señal debe acoplarse en c.a. utilizando un condensador de 0,01 μ F por lo menos, a la entrada del osciloscopio utilizado para las mediciones.

El nivel nominal cero para las plantillas debe alinearse con la traza del osciloscopio sin señal de entrada. Aplicada la señal en estas condiciones, la posición vertical de la traza puede ajustarse con el objeto de satisfacer los límites de las plantillas. Este ajuste deberá ser el mismo para las dos plantillas y no deberá exceder de $\pm 0,05$ V. Esto puede comprobarse quitando la señal de entrada y verificando que la traza está situada en un valor comprendido entre $\pm 0,05$ V del nivel nominal cero de las plantillas.

NOTA 3 – Cada impulso de una secuencia de impulsos codificados debe cumplir, con independencia del estado del impulso anterior o posterior, los límites de la plantilla pertinente, y, además, las plantillas de ambos impulsos deben utilizar la misma referencia de temporización, es decir, sus instantes de comienzo y terminación han de ser coincidentes.

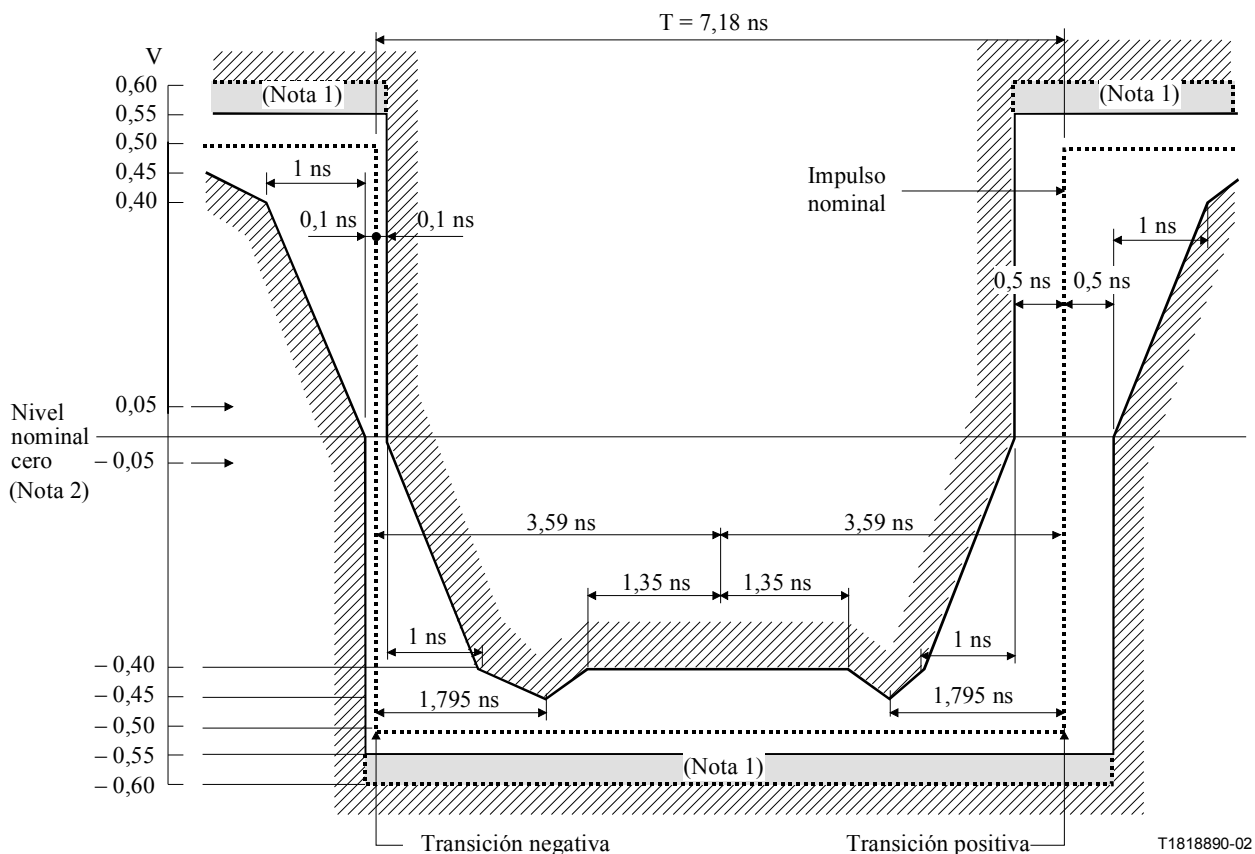
Las plantillas permiten una fluctuación de fase de alta frecuencia causada por la interferencia entre símbolos en el acceso de salida, pero no permiten ninguna fluctuación de fase en la señal de temporización asociada con la fuente de la señal de la interfaz.

Cuando se utilice una técnica de osciloscopio para determinar el cumplimiento con la plantilla, es importante que las trazas sucesivas de los impulsos se superpongan a fin de suprimir los efectos de la fluctuación de fase de baja frecuencia. Ello puede realizarse mediante diversas técnicas [por ejemplo, a) disparando el osciloscopio con la forma de onda medida, o b) aplicando al osciloscopio y a los circuitos del impulso de salida la misma señal de reloj].

Estas técnicas están en estudio.

NOTA 4 – A los efectos de estas plantillas, el tiempo de subida y el tiempo de bajada deben medirse entre $-0,4$ V y $0,4$ V y no deberán ser superiores a 2 ns.

Figura 18/G.703 – Plantilla para un impulso que corresponde a un 0 binario en la interfaz a 139 264 kbit/s



T1818890-02

NOTA 1 – La amplitud máxima "en régimen permanente" no debe rebasar el límite de 0,55 V. Se permite que las sobreoscilaciones y otros transitorios caigan en la zona sombreada situada entre los límites 0,55 V y 0,6 V, a condición de que no rebasen el nivel en régimen permanente en más de 0,05 V. La posibilidad de especificar de una manera menos estricta la magnitud por la cual la sobreoscilación puede rebasar el nivel en régimen permanente sigue en estudio.

NOTA 2 – Para todas las mediciones en que se utilicen estas plantillas, la señal debe acoplarse en c.a. utilizando un condensador de 0,01 μ F por lo menos, a la entrada del osciloscopio utilizado para las mediciones.

El nivel nominal cero para las plantillas debe alinearse con la traza del osciloscopio sin señal de entrada. Aplicada la señal en estas condiciones, la posición vertical de la traza puede ajustarse con el objeto de satisfacer los límites de las plantillas. Este ajuste deberá ser el mismo para las dos plantillas y no deberá exceder de $\pm 0,05$ V. Esto puede comprobarse quitando la señal de entrada y verificando que la traza está situada en un valor comprendido entre $\pm 0,05$ V del nivel nominal cero de las plantillas.

NOTA 3 – Cada impulso de una secuencia de impulsos codificados debe cumplir, con independencia del estado del impulso anterior o posterior, los límites de la plantilla pertinente, y, además, las plantillas de ambos impulsos deben utilizar la misma referencia de temporización, es decir, sus instantes de comienzo y terminación han de ser coincidentes.

Las plantillas permiten una fluctuación de fase de alta frecuencia causada por la interferencia entre símbolos en el acceso de salida, pero no permiten ninguna fluctuación de fase en la señal de temporización asociada con la fuente de la señal de la interfaz.

Cuando se utilice una técnica de osciloscopio para determinar el cumplimiento con la plantilla, es importante que las trazas sucesivas de los impulsos se superpongan a fin de suprimir los efectos de la fluctuación de fase de baja frecuencia. Ello puede realizarse mediante diversas técnicas [por ejemplo, a) disparando el osciloscopio con la forma de onda medida, o b) aplicando al osciloscopio y a los circuitos del impulso de salida la misma señal de reloj].

Estas técnicas quedan en estudio.

NOTA 4 – A los efectos de estas plantillas, el tiempo de subida y el tiempo de bajada deben medirse entre -0,4 V y 0,4 V y no deberán ser superiores a 2 ns.

NOTA 5 – El impulso inverso tendrá las mismas características, observándose que las tolerancias de temporización en el nivel de las transiciones negativas y positivas son $\pm 0,1$ ns y $\pm 0,5$ ns, respectivamente.

Figura 19/G.703 – Plantilla para un impulso que corresponde a un 1 binario en la interfaz a 139 264 kbit/s

12.3 Especificaciones en los puertos de entrada

La señal digital presentada en el puerto de entrada debe ser conforme al cuadro 10 y a las figuras 18 y 19, teniendo en cuenta las modificaciones producidas por las características del par coaxial de interconexión.

Debe suponerse que la atenuación del par coaxial sigue aproximadamente una ley en \sqrt{f} y que la pérdida de inserción máxima es de 12 dB a 70 MHz.

Para la fluctuación de fase que ha de tolerarse en los puertos de entrada, véase 7.1.5/G.823.

La característica de pérdida de retorno debe ser la misma que la especificada para el puerto de salida.

12.4 Puesta a tierra del conductor exterior

El conductor exterior del par coaxial debe estar conectado a la red de continuidad eléctrica en el puerto de entrada y en el puerto de salida.

NOTA 1 – El recorrido del cable es importante si sale del bloque del sistema. Para mayores detalles véase la Rec. UIT-T K.27.

NOTA 2 – El aislamiento de la red de continuidad eléctrica queda en estudio.

13 Interfaz de sincronización a 2048 kHz (T12)

13.1 Características generales

Se recomienda la utilización de esta interfaz en todas aquellas aplicaciones donde se necesite sincronizar un equipo digital mediante una señal de sincronización externa de 2048 kHz.

Requisito de protección contra las sobretensiones: véase la Rec. UIT-T K.41.

13.2 Especificaciones en los puertos de salida

Para las características generales, véase el cuadro 11, y para los requisitos de exactitud de frecuencia, véase el cuadro 11a.

Cuadro 11/G.703 – Interfaz de reloj a 2048 kHz para señales digitales

Forma de los impulsos	La señal debe ajustarse a la plantilla (figura 20). El valor V corresponde al valor de cresta máximo. El valor V_1 corresponde al valor de cresta mínimo.	
Tipo de par	Par coaxial (véase la nota en 13.4)	Par simétrico (véase la nota en 13.4)
Impedancia de la carga de prueba	75 ohmios resistiva	120 ohmios resistiva
Tensión de cresta máxima (V_{op})	1,5	1,9
Tensión de cresta mínima (V_{op})	0,75	1,0
Máxima fluctuación de fase en el puerto de entrada	Véase el cuadro 5/G.823 (nota)	
NOTA – Este valor es aplicable a los equipos de sincronización de temporización de la red. Pueden especificarse otros valores para los puertos de salida de la señal de temporización de enlaces digitales que transportan la temporización de la red.		

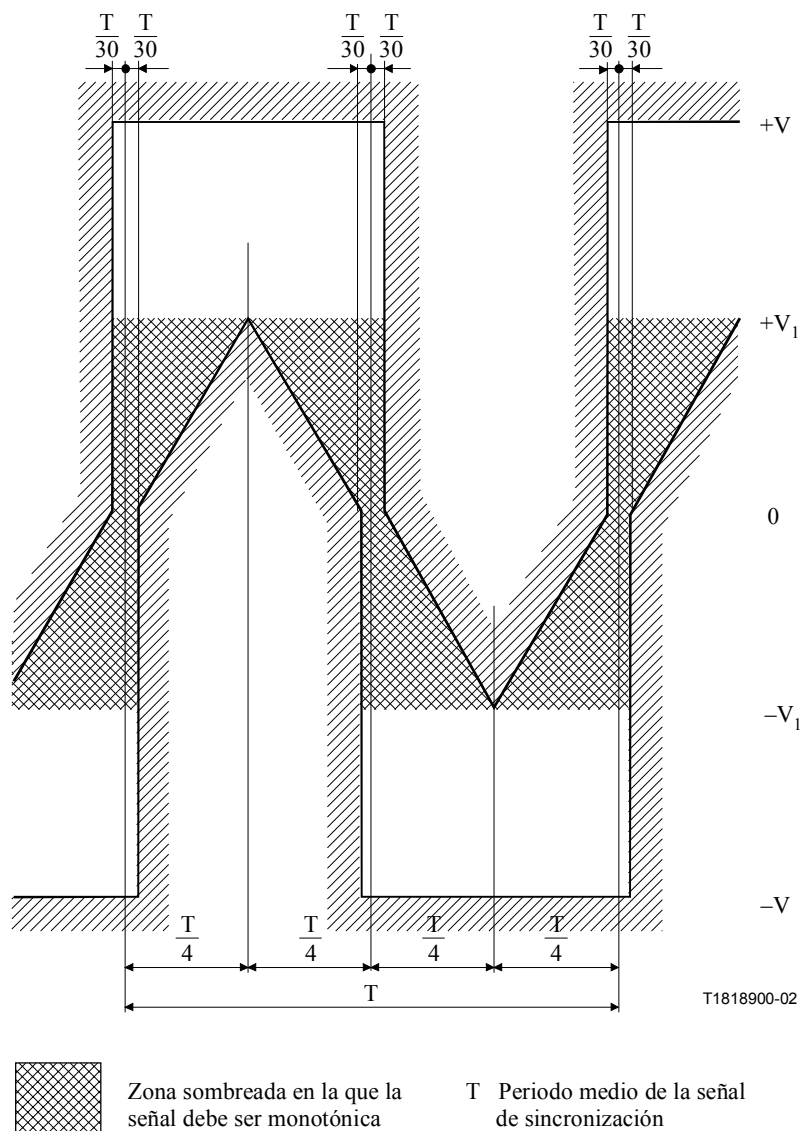


Figura 20/G.703 – Forma de la onda en un puerto de salida de la interfaz de sincronización a 2048 kHz

Cuadro 11a/G.703 – Reloj a 2048 kHz para señales digitales – Exactitud de frecuencia en los puertos de salida

Interfaz de salida	Exactitud requerida
Reloj de referencia primaria (PRC, <i>primary reference clock</i>)	Véase la Rec. UIT-T G.811
Unidad de sincronización (SSU, <i>synchronization supply unit</i>)	Véase la Rec. UIT-T G.812
Reloj de equipo SDH-SEC (<i>SDH, equipment clock</i>)	4,6 ppm, véase también la Rec. UIT-T G.813
Otros (nota)	±50 ppm
NOTA – Interfaces de sincronización definidas en la versión de 1998 de esta Recomendación.	

13.3 Especificaciones en los puertos de entrada

La señal presentada en los puertos de entrada deberá corresponder a la definición precedente, con las modificaciones que introduzcan las características del par de interconexión.

Se supone que la atenuación de este par obedece una ley en \sqrt{f} , y la atenuación a la frecuencia de 2048 kHz deberá estar comprendida entre 0 y 6 dB (valor mínimo). Esta atenuación deberá tomar en cuenta cualquier pérdida provocada por la presencia de un repartidor digital entre los equipos.

El puerto de entrada podrá tolerar una señal digital con estas características eléctricas, pero modulada por fluctuación de fase. Véase el cuadro 11b.

La pérdida de retorno a 2048 kHz debe ser ≥ 15 dB.

**Cuadro 11b/G.703 – Reloj a 2048 kHz para señales digitales –
Tolerancia de ruido en los puertos de entrada**

Interfaz de entrada	Tolerancia de fluctuación de fase
Reloj de referencia primaria (PRC)	No aplicable
Unidad de sincronización (SSU)	Véase la Rec. UIT-T G.812
Reloj de equipo SDH (SEC)	Véase la Rec. UIT-T G.813
Otros (nota)	En estudio
NOTA – Interfaces de sincronización definidas en la versión de 1998 de esta Recomendación.	

13.4 Puesta a tierra del conductor exterior o del blindaje

El conductor exterior del par coaxial o el blindaje del par simétrico deberán conectarse a la red de continuidad eléctrica en el puerto de entrada y en el puerto de salida.

NOTA 1 – El recorrido del cable es importante si sale del bloque del sistema. Para mayores detalles véase la Rec. UIT-T K.27.

NOTA 2 – El aislamiento de la red de continuidad eléctrica queda en estudio.

14 Interfaz a 97 728 kbit/s

La interconexión de señales a 97 728 kbit/s a los fines de la transmisión se hace en un repartidor digital.

Velocidad binaria nominal: 97 728 kbit/s.

Exactitud de la velocidad binaria: ± 10 ppm (± 978 bit/s).

Se utilizará un par coaxial para cada sentido de transmisión.

La impedancia de carga de prueba será de 75 ohmios $\pm 5\%$ resistiva.

Se utilizará un código AMI¹ aleatorizado.

La forma de la señal a 97 728 kbit/s en el acceso de salida estará comprendida dentro de los límites de la plantilla de la figura 21. La forma de la señal en el punto en que la señal llega al repartidor estará modificada por las características del cable de interconexión.

¹ Un código AMI se aleatoriza mediante un aleatorizador de cinco pasos, con reiniciación y con el polinomio generador $x^5 + x^3 + 1$.

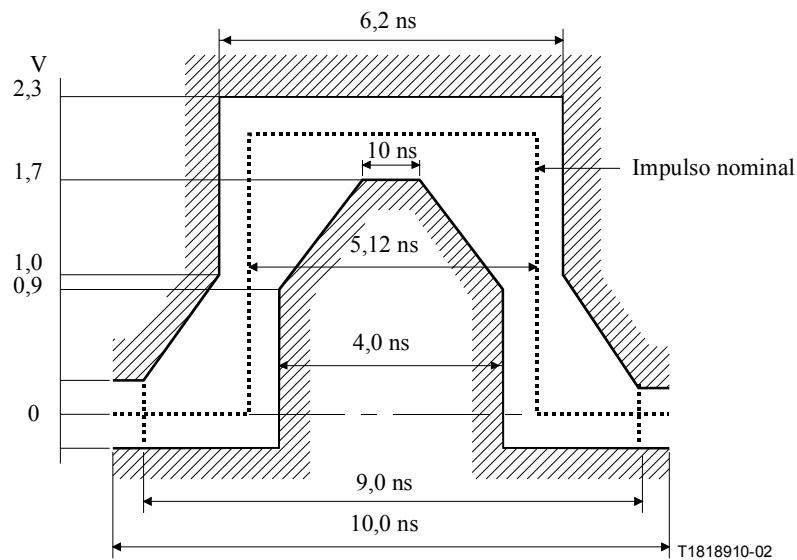


Figura 21/G.703 – Plantilla del impulso en el puerto de salida a 97 728 kbit/s

Los conectores y los pares en cable en el repartidor serán de 75 ohmios \pm 5%.

Requisitos de fluctuación de fase:

- para la fluctuación de fase cresta a cresta máxima en el puerto de salida, véase 5.1/G.824;
- para la fluctuación de fase que ha de tolerarse en el puerto de entrada, véase 7.2.5/G.824.

Requisitos de la protección contra las sobretensiones: véase la Rec. UIT-T K.41.

15 Interfaz a 155 520 kbit/s – Interfaz STM-1 (ES1)

15.1 Características generales

Velocidad binaria nominal: 155 520 kbit/s

Exactitud de la velocidad binaria: \pm 20 ppm (\pm 3111 bit/s)

Código: Inversión de marcas codificada (CMI) (en el anexo A figura una descripción de este código).

Requisitos de la protección contra las sobretensiones: véase la Rec. UIT-T K.41.

15.2 Especificaciones en los puertos de salida

Las especificaciones en los puertos de salida se recogen en el cuadro 12 y en las figuras 22 y 23.

NOTA – Se considera que un método basado en la medición de los niveles del componente de frecuencia fundamental y del segundo (y posiblemente del tercer) armónico de una señal correspondiente a todos 0 binarios y todos 1 binarios es adecuado para verificar el cumplimiento de los requisitos indicados en el cuadro 12. Los valores pertinentes de los componentes armónicos quedan en estudio.

Cuadro 12/G.703 – Interfaz digital a 155 520 kbit/s

Forma de los impulsos	Nominalmente rectangular y conforme a las plantillas indicadas en las figuras 22 y 23
Par(es) en cada sentido de transmisión	Un par coaxial
Impedancia de la carga de prueba	75 ohmios resistiva
Tensión cresta a cresta	$1 \pm 0,1$ V
Tiempo de subida entre el 10% y el 90% de la amplitud medida en régimen permanente	≤ 2 ns
Tolerancia para la temporización de las transiciones referida al valor medio de los puntos de semi-amplitud del 50% de transiciones negativas	Transiciones negativas: $\pm 0,1$ ns Transiciones positivas en los extremos del intervalo unitario: $\pm 0,5$ ns Transiciones positivas en el punto medio del intervalo unitario: $\pm 0,35$ ns
Pérdida de retorno	≥ 15 dB en la gama de frecuencias de 8 MHz a 240 MHz
Máxima fluctuación de fase cresta a cresta en un puerto de salida	Véase 5.1/G.825

15.3 Especificaciones en los puertos de entrada

La señal digital presentada en el puerto de entrada debe ser conforme al cuadro 12 y a las figuras 22 y 23, teniendo en cuenta las modificaciones producidas por las características del par coaxial de interconexión.

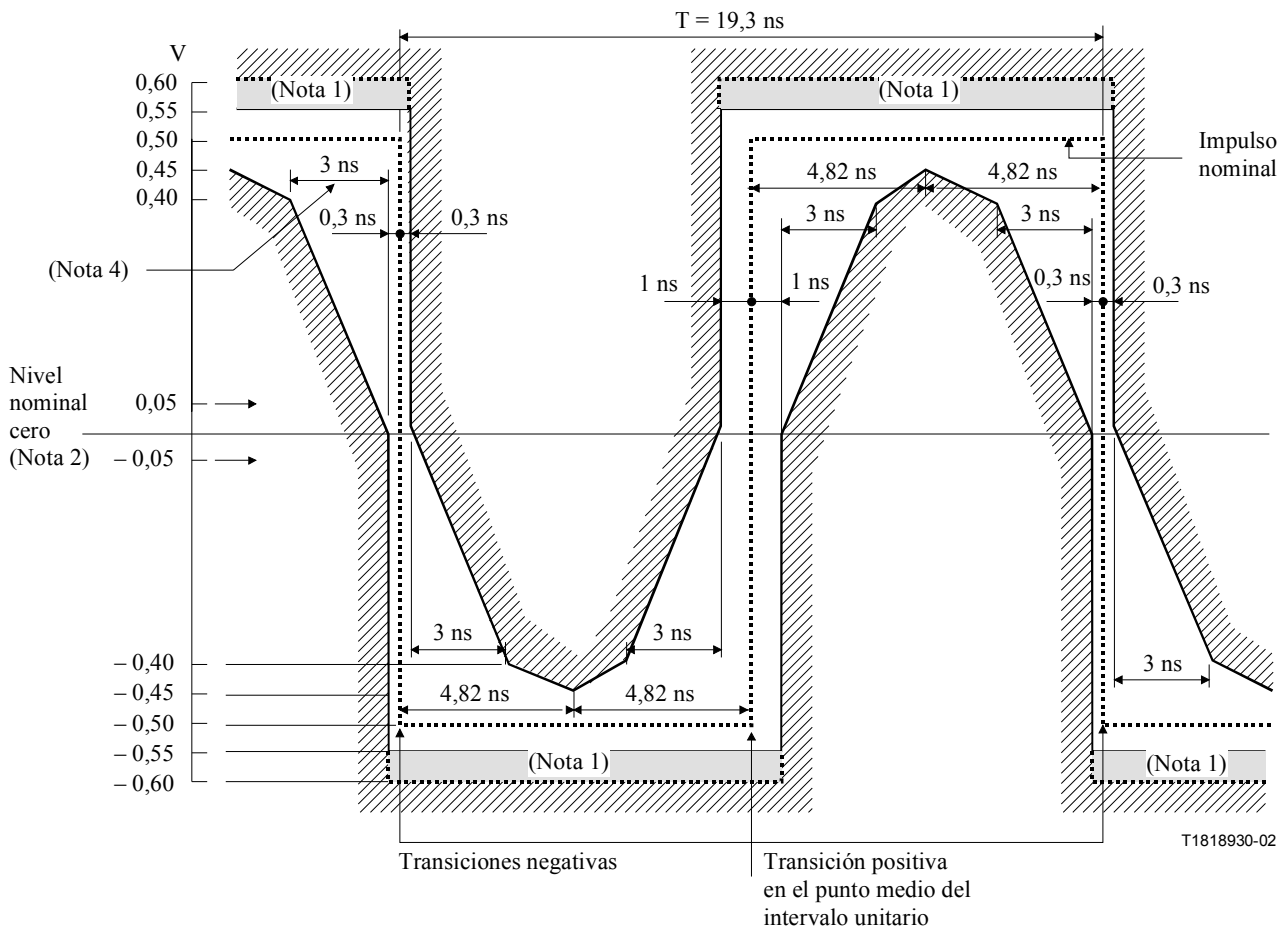
Debe suponerse que la atenuación del par coaxial sigue aproximadamente una ley en \sqrt{f} y que la pérdida de inserción máxima es de 12,7 dB a 78 MHz.

Para la fluctuación de fase que ha de tolerarse en los puertos de entrada, véase 6.1.2.1/G.825.

La característica de pérdida de retorno debe ser la misma que la especificada para el puerto de salida.

15.4 Especificaciones en los puntos de transconexión

- *Nivel de potencia de la señal:* La medida de potencia de banda ancha realizada utilizando un sensor de nivel de potencia con una gama de frecuencias de trabajo de al menos 300 MHz estará comprendida entre $-2,5$ y $+4,3$ dBm. A través de la interfaz no se transmitirá corriente continua.
- *Diagrama en ojo:* En la figura 24 se muestra una plantilla del diagrama en ojo basada en los niveles de potencia antes indicados, en la cual la amplitud de la tensión se ha normalizado con respecto a la unidad, y la escala de tiempos se especifica en términos del periodo T de repetición de impulsos. En la figura 24 se muestran los puntos extremos del diagrama en ojo.
- *Terminación:* Se utilizará un cable coaxial en cada sentido de transmisión.
- *Impedancia:* Para la evaluación del diagrama en ojo y los parámetros eléctricos de la señal se utilizará en la interfaz una carga de prueba resistiva de 75 ohmios $\pm 5\%$.



NOTA 1 – La amplitud máxima "en régimen permanente" no debe rebasar el límite de 0,55 V. Se permite que las sobreoscilaciones y otros transitorios caigan en la zona sombreada situada entre los límites 0,55 V y 0,6 V, a condición de que no rebasen el nivel en régimen permanente en más de 0,05 V. La posibilidad de especificar de una manera menos estricta la magnitud por la cual la sobreoscilación puede rebasar el nivel en régimen permanente queda en estudio.

NOTA 2 – Para todas las mediciones en que se utilicen estas plantillas, la señal debe acoplarse en c.a. utilizando un condensador de 0,01 μ F por lo menos, a la entrada del osciloscopio utilizado para las mediciones.

El nivel nominal cero para las plantillas debe alinearse con la traza del osciloscopio sin señal de entrada. Aplicada la señal en estas condiciones, la posición vertical de la traza puede ajustarse con el objeto de satisfacer los límites de las plantillas. Este ajuste deberá ser el mismo para las dos plantillas y no deberá exceder de $\pm 0,05$ V. Esto puede comprobarse quitando la señal de entrada y verificando que la traza está situada en un valor comprendido entre $\pm 0,05$ V del nivel nominal cero de las plantillas.

NOTA 3 – Cada impulso de una secuencia de impulsos codificados debe cumplir, con independencia del estado del impulso anterior o posterior, los límites de la plantilla pertinente, y, además, las plantillas de ambos impulsos deben utilizar la misma referencia de temporización, es decir, sus instantes de comienzo y terminación han de ser coincidentes.

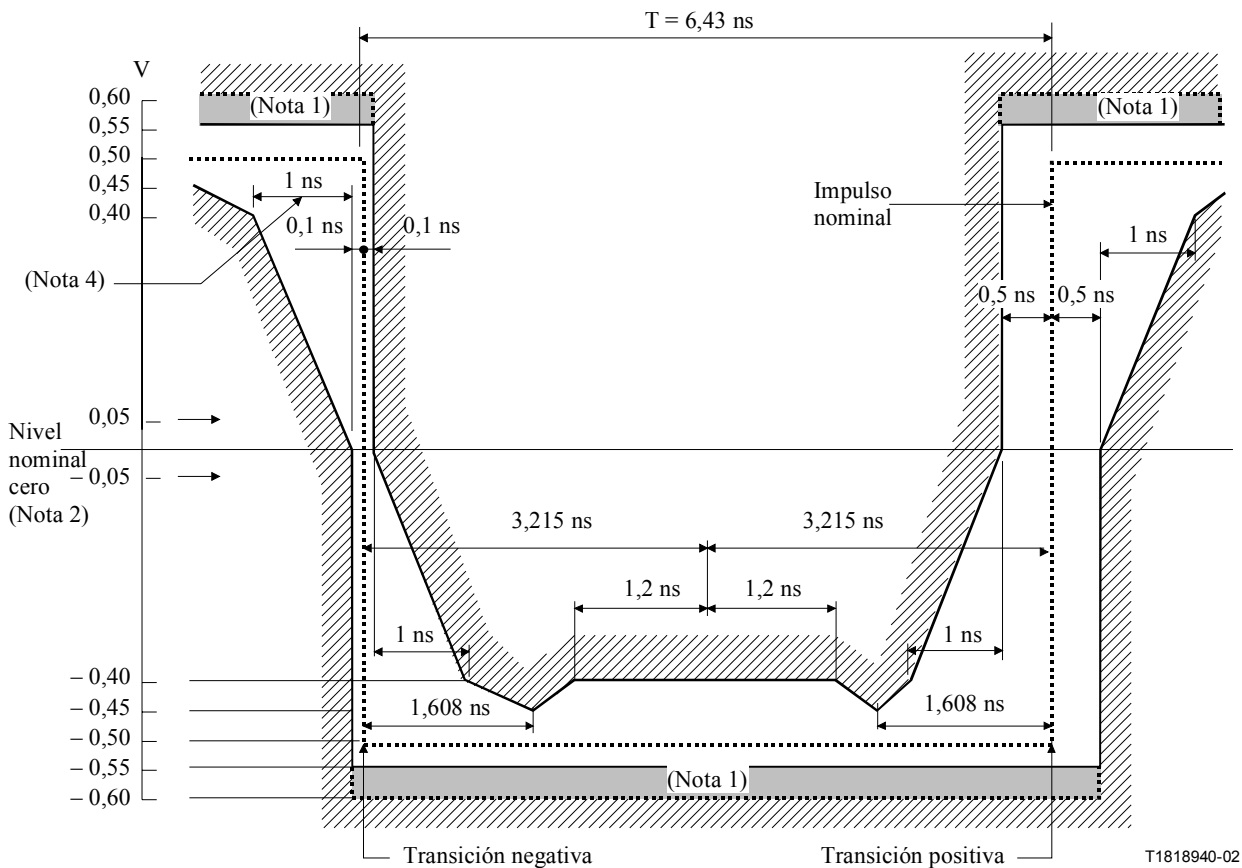
Las plantillas permiten una fluctuación de fase de alta frecuencia causada por la interferencia entre símbolos en el acceso de salida, pero no permiten ninguna fluctuación de fase en la señal de temporización asociada con la fuente de la señal de la interfaz.

Cuando se utilice una técnica de osciloscopio para determinar el cumplimiento con la plantilla, es importante que las trazas sucesivas de los impulsos se superpongan a fin de suprimir los efectos de la fluctuación de fase de baja frecuencia. Ello puede realizarse mediante diversas técnicas [por ejemplo, a) disparando el osciloscopio con la forma de onda medida, o b) aplicando al osciloscopio y a los circuitos del impulso de salida la misma señal de reloj].

Estas técnicas quedan en estudio.

NOTA 4 – A los efectos de estas plantillas, el tiempo de subida y el tiempo de bajada deben medirse entre $-0,4$ V y $0,4$ V y no deberán ser superiores a 2 ns.

**Figura 22/G.703 – Plantilla para un impulso que corresponde a un 0 binario
(en la interfaz a 155 520 kbit/s)**



T1818940-02

NOTA 1 – La amplitud máxima "en régimen permanente" no debe rebasar el límite de 0,55 V. Se permite que las sobreoscilaciones y otros transitorios caigan en la zona sombreada situada entre los límites 0,55 V y 0,6 V, a condición de que no rebasen el nivel en régimen permanente en más de 0,05 V. La posibilidad de especificar de una manera menos estricta la magnitud por la cual la sobreoscilación puede rebasar el nivel en régimen permanente sigue en estudio.

NOTA 2 – Para todas las mediciones en que se utilicen estas plantillas, la señal debe acoplarse en c.a. utilizando un condensador de 0,01 μ F por lo menos, a la entrada del osciloscopio utilizado para las mediciones.

El nivel nominal para las plantillas debe alinearse con la traza del osciloscopio sin señal de entrada. Aplicada la señal en estas condiciones, la posición vertical de la traza puede ajustarse con el objeto de satisfacer los límites de las plantillas. Este ajuste deberá ser el mismo para las dos plantillas y no deberá exceder de $\pm 0,05$ V. Esto puede comprobarse quitando la señal de entrada y verificando que la traza está situada en un valor comprendido entre $\pm 0,05$ V del nivel nominal cero de las plantillas.

NOTA 3 – Cada impulso de una secuencia de impulsos codificados debe cumplir, con independencia del estado del impulso anterior o posterior, los límites de la plantilla pertinente, y, además, las plantillas de ambos impulsos deben utilizar la misma referencia de temporización, es decir, sus instantes de comienzo y terminación han de ser coincidentes.

Las plantillas permiten una fluctuación de fase de alta frecuencia causada por la interferencia entre símbolos en el acceso de salida, pero no permiten ninguna fluctuación de fase en la señal de temporización asociada con la fuente de la señal de la interfaz.

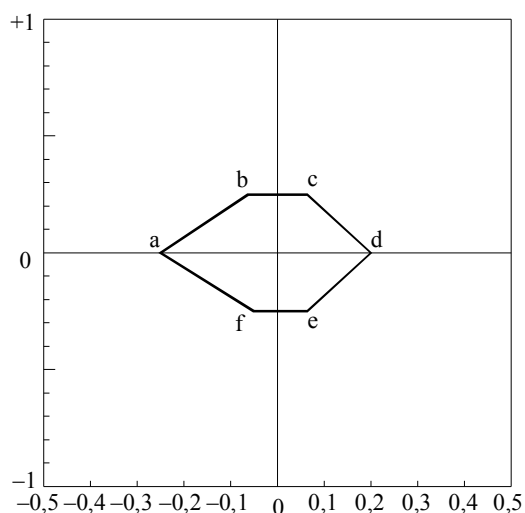
Cuando se utilice una técnica de osciloscopio para determinar el cumplimiento con la plantilla, es importante que las trazas sucesivas de los impulsos se superpongan a fin de suprimir los efectos de la fluctuación de fase de baja frecuencia. Ello puede realizarse mediante diversas técnicas [por ejemplo, a) disparando el osciloscopio con la forma de onda medida, o b) aplicando al osciloscopio y a los circuitos del impulso de salida la misma señal de reloj].

Estas técnicas quedan en estudio.

NOTA 4 – A los efectos de estas plantillas, el tiempo de subida y el tiempo de bajada deben medirse entre $-0,4$ V y $0,4$ V y no deberán ser superiores a 2 ns.

NOTA 5 – El impulso inverso tendrá las mismas características, observándose que las tolerancias de temporización en el nivel de las transiciones negativas y positivas son $\pm 0,1$ ns y $\pm 0,5$ ns, respectivamente.

**Figura 23/G.703 – Plantilla para un impulso que corresponde a un 1 binario
(en la interfaz a 155 520 kbit/s)**



Punto	Tiempo	Amplitud
a	$-0,25 \frac{T}{2}$	0,00
b	$-0,05 \frac{T}{2}$	+0,25
c	$+0,05 \frac{T}{2}$	+0,25
d	$+0,20 \frac{T}{2}$	0,00
e	$+0,05 \frac{T}{2}$	-0,25
f	$-0,05 \frac{T}{2}$	-0,25

T1818950-02

Figura 24/G.703 – Diagrama en ojo de la interfaz STM-1

15.5 Puesta a tierra del conductor exterior

El conductor exterior del par coaxial se conectará a la red de continuidad eléctrica en el puerto de entrada y en el puerto de salida.

NOTA 1 – El recorrido del cable es importante si sale del bloque del sistema. Para mayores detalles véase la Rec. UIT-T K.27.

NOTA 2 – El aislamiento de la red de continuidad eléctrica queda en estudio.

16 Interfaz a 51 840 kbit/s (interfaz STM-0)

16.1 Características generales

Velocidad binaria nominal: 51 840 kbit/s.

Exactitud de la velocidad binaria: ± 20 ppm (± 1037 bit/s).

Código: se pueden utilizar tres códigos de línea:

- inversión de marcas codificada (CMI);
- código bipolar de alta densidad de orden 2 (HDB2);
- código bipolar de alta densidad de orden 3 (HDB3).

En el anexo A se puede encontrar una descripción de estos códigos.

Requisitos de la protección contra las sobretensiones: véase la Rec. UIT-T K.41.

16.2 Especificaciones en los puertos de salida

Las especificaciones en los puertos de salida se recapitulan en el cuadro 13.

Cuadro 13/G.703 – Interfaz digital a 51 840 kbit/s

Par(es) en cada sentido de transmisión	Un par coaxial
Impedancia de carga de prueba	75 ohmios resistiva
Máxima fluctuación de fase cresta a cresta en un puerto de salida	1,5 UIpp en la anchura de banda de 100 Hz a 400 kHz 0,15 UIpp en la anchura de banda de 20 kHz a 400 kHz NOTA 1 – Los filtros de medición de paso alto tienen una característica de primer orden y un régimen de caída de –20 dB/década. Los filtros de medición de paso bajo tienen una característica plana al máximo, Butterworth, y un régimen de caída de –60 dB/década. NOTA 2 – Los valores de la fluctuación de fase para las señales STM-0 codificadas con CMI son provisionales y deben ser estudiados.
Si se utilizan códigos HDB2 o HDB3:	
Forma de los impulsos	Forma rectangular nominal y conforme a la plantilla (figura 25) sin tener en cuenta el signo. El valor V corresponde al valor de cresta nominal.
Tensión de cresta nominal de una marca (impulso)	1,0 V
Tensión de cresta de un espacio (ausencia de impulso)	0 V ± 0,1 V
Anchura de pulso nominal	9,65 ns
Relación entre las amplitudes de los impulsos positivos y las de los negativos en el centro de un intervalo de impulso	0,95 a 1,05
Relación entre las anchuras de los impulsos positivos y las de los negativos a la semiamplitud nominal	0,95 a 1,05
Si se utiliza el código CMI:	
Forma de los impulsos	Forma rectangular nominal y conforme a las plantillas representadas en las figuras 26 y 27
Tensión cresta a cresta	1 ± 0,1 V
Tiempo de subida entre el 10% y el 90% de la amplitud medida en régimen permanente	≤6 ns
Tolerancia para la temporización de las transiciones, referida al valor medio de los puntos de semiamplitud del 50% de transiciones negativas	Transiciones negativas: ±0,3 ns Transiciones positivas en las demarcaciones del intervalo unitario: ±1,5 ns Transiciones positivas en el punto medio del intervalo unitario: ±1 ns

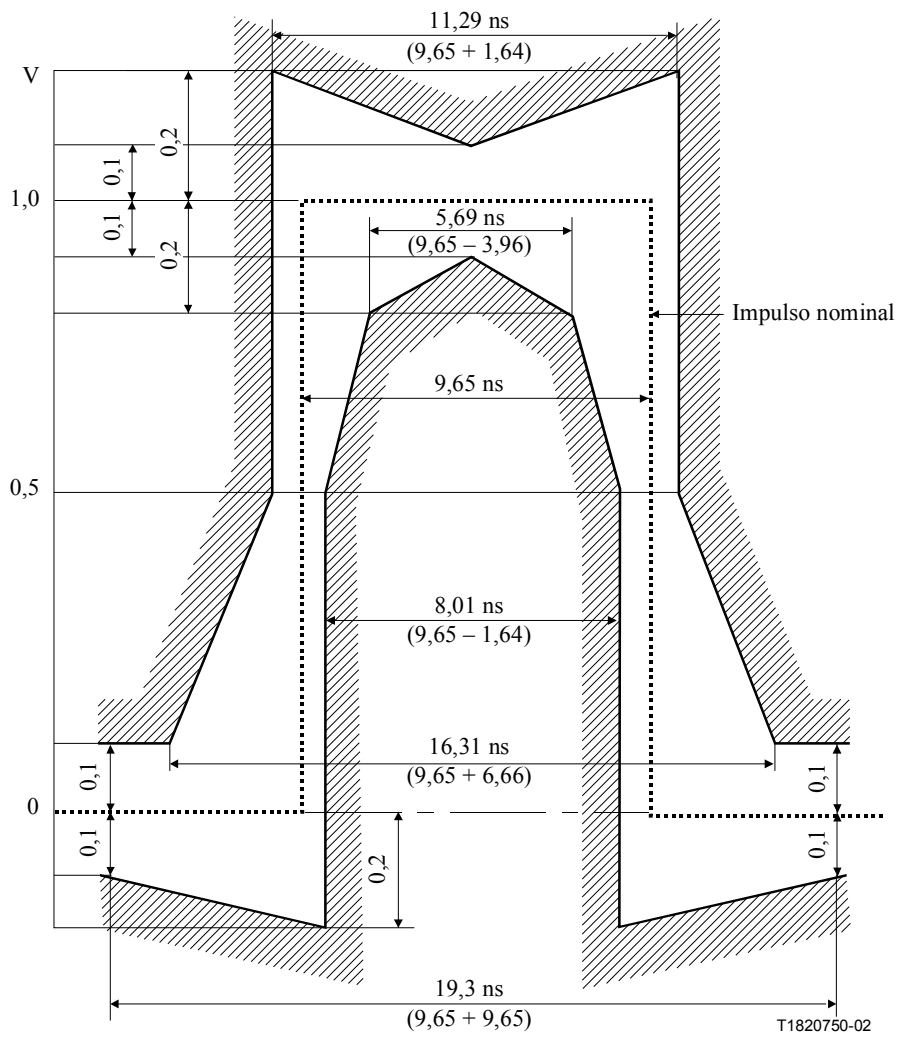
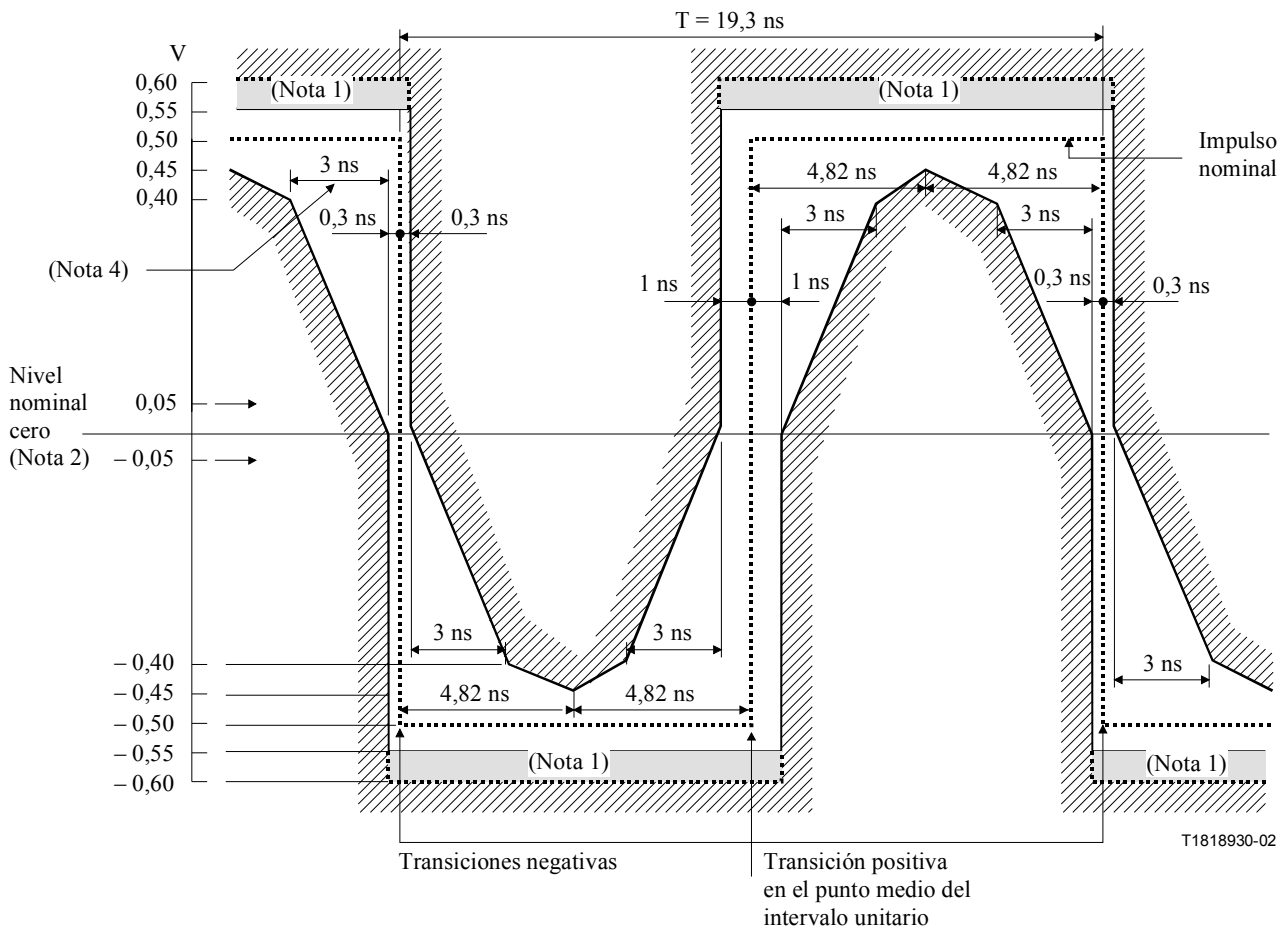


Figura 25/G.703 – Plantilla del impulso en la interfaz a 51 840 kbit/s (si se utilizan códigos HDB2 o HDB3)



NOTA 1 – La amplitud máxima "en régimen permanente" no debe rebasar el límite de 0,55 V. Se permite que las sobreoscilaciones y otros transitorios caigan en la zona sombreada situada entre los límites 0,55 V y 0,6 V, a condición de que no rebasen el nivel en régimen permanente en más de 0,05 V. La posibilidad de especificar de una manera menos estricta la magnitud por la cual la sobreoscilación puede rebasar el nivel en régimen permanente queda en estudio.

NOTA 2 – Para todas las mediciones en que se utilicen estas plantillas, la señal debe acoplarse en c.a. utilizando un condensador de 0,01 μ F por lo menos, a la entrada del osciloscopio utilizado para las mediciones.

El nivel nominal cero para las plantillas debe alinearse con la traza del osciloscopio sin señal de entrada. Aplicada la señal en estas condiciones, la posición vertical de la traza puede ajustarse con el objeto de satisfacer los límites de las plantillas. Este ajuste deberá ser el mismo para las dos plantillas y no deberá exceder de $\pm 0,05$ V. Esto puede comprobarse quitando la señal de entrada y verificando que la traza está situada en un valor comprendido entre $\pm 0,05$ V del nivel nominal cero de las plantillas.

NOTA 3 – Cada impulso de una secuencia de impulsos codificados debe cumplir, con independencia del estado del impulso anterior o posterior, los límites de la plantilla pertinente, y, además, las plantillas de ambos impulsos deben utilizar la misma referencia de temporización, es decir, sus instantes de comienzo y terminación han de ser coincidentes.

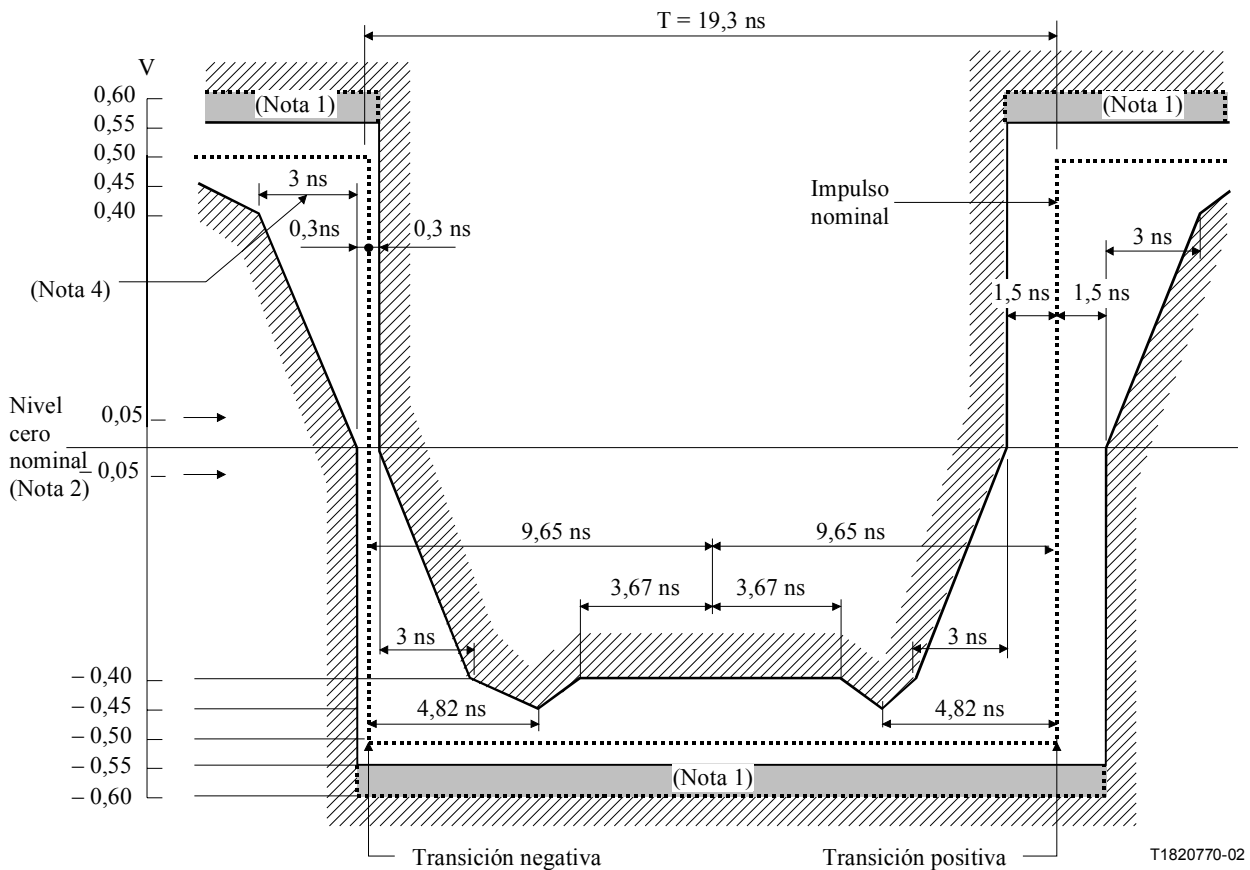
Las plantillas permiten una fluctuación de fase de alta frecuencia causada por la interferencia entre símbolos en el acceso de salida, pero no permiten ninguna fluctuación de fase en la señal de temporización asociada con la fuente de la señal de la interfaz.

Cuando se utilice una técnica de osciloscopio para determinar el cumplimiento con la plantilla, es importante que las trazas sucesivas de los impulsos se superpongan a fin de suprimir los efectos de la fluctuación de fase de baja frecuencia. Ello puede realizarse mediante diversas técnicas [por ejemplo, a) disparando el osciloscopio con la forma de onda medida, o b) aplicando al osciloscopio y a los circuitos del impulso de salida la misma señal de reloj].

Estas técnicas quedan en estudio.

NOTA 4 – A los efectos de estas plantillas, el tiempo de subida y el tiempo de bajada deben medirse entre $-0,4$ V y $0,4$ V y no deberán ser superiores a 2 ns.

**Figura 26/G.703 – Plantilla de un impulso que corresponde a un 0 binario
(en la interfaz a 51 840 kbit/s)**



NOTA 1 – La amplitud máxima "en régimen permanente" no debe rebasar el límite de 0,55 V. Se permite que las sobreoscilaciones y otros transitorios caigan en la zona sombreada situada entre los límites 0,55 V y 0,6 V, a condición de que no rebasen el nivel en régimen permanente en más de 0,05 V. La posibilidad de especificar de una manera menos estricta la magnitud por la cual la sobreoscilación puede rebasar el nivel en régimen permanente sigue en estudio.

NOTA 2 – Para todas las mediciones en que se utilicen estas plantillas, la señal debe acoplarse en c.a. utilizando un condensador de 0,01 μF por lo menos, a la entrada del osciloscopio utilizado para las mediciones.

El nivel nominal cero para las plantillas debe alinearse con la traza del osciloscopio sin señal de entrada. Aplicada la señal en estas condiciones, la posición vertical de la traza puede ajustarse con el objeto de satisfacer los límites de las plantillas. Este ajuste deberá ser el mismo para las dos plantillas y no deberá exceder de $\pm 0,05$ V. Esto puede comprobarse quitando la señal de entrada y verificando que la traza está situada en un valor comprendido entre $\pm 0,05$ V del nivel nominal cero de las plantillas.

NOTA 3 – Cada impulso de una secuencia de impulsos codificados debe cumplir, con independencia del estado del impulso anterior o posterior, los límites de la plantilla pertinente, y, además, las plantillas de ambos impulsos deben utilizar la misma referencia de temporización, es decir, sus instantes de comienzo y terminación han de ser coincidentes.

Las plantillas permiten una fluctuación de fase de alta frecuencia causada por la interferencia entre símbolos en el acceso de salida, pero no permiten ninguna fluctuación de fase en la señal de temporización asociada con la fuente de la señal de la interfaz.

Cuando se utilice una técnica de osciloscopio para determinar el cumplimiento con la plantilla, es importante que las trazas sucesivas de los impulsos se superpongan a fin de suprimir los efectos de la fluctuación de fase de baja frecuencia. Ello puede realizarse mediante diversas técnicas [por ejemplo, a) disparando el osciloscopio con la forma de onda medida, o b) aplicando al osciloscopio y a los circuitos del impulso de salida la misma señal de reloj].

Estas técnicas quedan en estudio.

NOTA 4 – A los efectos de estas plantillas, el tiempo de subida y el tiempo de bajada deben medirse entre $-0,4$ V y $0,4$ V y no deberán ser superiores a 6 ns.

NOTA 5 – El impulso inverso tendrá las mismas características, observándose que las tolerancias de temporización en el nivel de las transiciones negativas y positivas son $\pm 0,3$ ns y $\pm 1,5$ ns, respectivamente.

**Figura 27/G.703 – Plantilla de un impulso que corresponde a 1 binario
(en la interfaz a 51 840 kbit/s)**

La pérdida de retorno en el puerto de salida debe tener los siguientes valores mínimos:

Gama de frecuencias (kHz)	Pérdida de retorno (dB)
1296 a 2592	6
2592 a 77 760	8

16.3 Especificaciones en los puertos de entrada

La señal digital presentada en el puerto de entrada debe ser conforme a su definición, pero será modificada por las características del par coaxial de interconexión. Se supondrá que la atenuación de este cable sigue aproximadamente una ley \sqrt{f} , y la pérdida a una frecuencia de 25 920 kHz estará comprendida en la gama de 0 a 12 dB.

La pérdida de retorno en el puerto de entrada deberá tener los valores mínimos provisionales siguientes:

Gama de frecuencias (kHz)	Pérdida de retorno (dB)
1296 a 2592	12
2592 a 51 840	18
51 840 a 77 760	14

La fluctuación de fase que ha de tolerarse en el puerto de entrada, expresada en amplitud de fase sinusoidal cresta a cresta, será superior a los valores indicados en la figura 28.

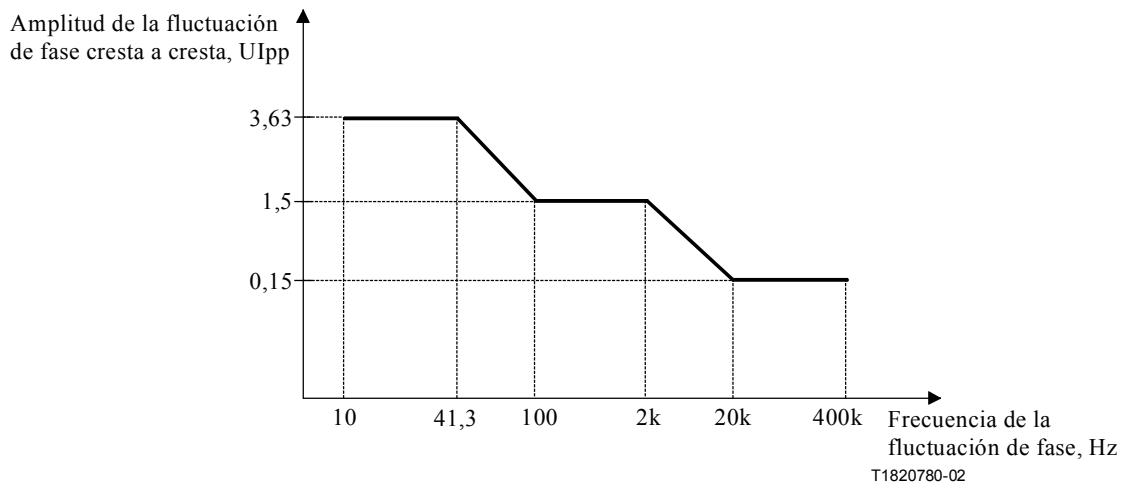


Figura 28/G.703 – Límite de la tolerancia a la fluctuación de fase de entrada a 51 840 kbit/s

NOTA – Los valores de la fluctuación de fase para señales STM-0 codificadas con CMI son provisionales y deberán ser estudiados.

16.4 Especificaciones en los puntos de transconexión

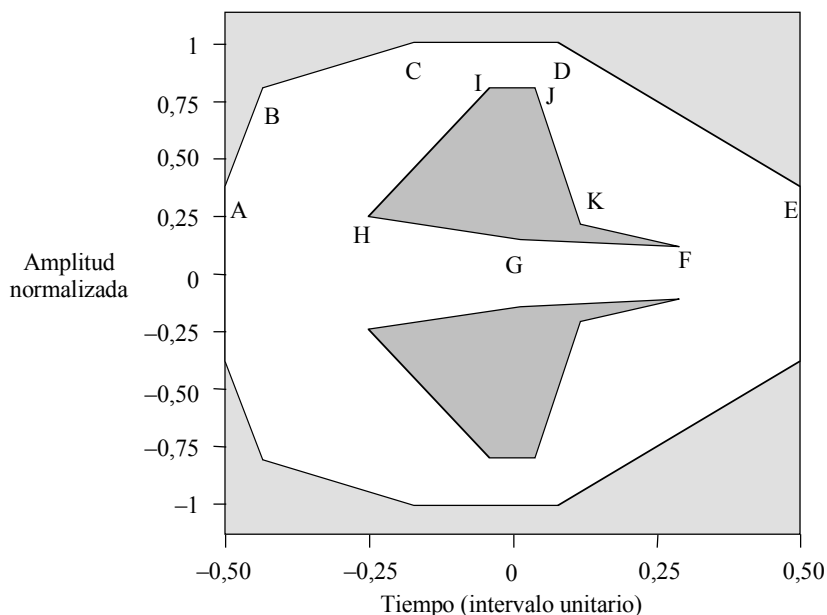
– Nivel de potencia de la señal

La medida de la potencia de banda ancha realizada utilizando un sensor de nivel de potencia con una gama de frecuencias de trabajo de al menos cuatro veces la frecuencia que corresponde a la velocidad binaria estará comprendida entre $-2,7$ y $+4,7$ dBm, que tiene en cuenta tanto las variaciones del transmisor como la gama de longitudes de cable de conexión entre 68,6 m y 137 m. Se utilizará un filtro con una característica equivalente a un filtro de paso bajo, de tipo Butterworth, con una frecuencia de corte de 207,360 MHz.

A través de la interfaz no se transmitirá potencia en corriente continua.

– Diagrama en ojo

En la figura 29 se muestra una plantilla del diagrama en ojo basada en los niveles de potencia máximo y mínimo y en las longitudes de cable antes indicados; en dicha figura la amplitud de la tensión se ha normalizado con respecto a la unidad, y la escala de tiempo se especifica en términos del intervalo unitario T. En la figura se han sombreado las regiones de exclusión. A continuación de la figura se indican los puntos que forman los vértices de estas regiones.



Puntos extremos de la región exterior			Puntos extremos de la región interior		
Punto	Tiempo	Amplitud	Punto	Tiempo	Amplitud
A	-0,50	0,37	F	0,28	0,12
B	-0,44	0,80	G	0,00	0,16
C	-0,18	1,00	H	-0,25	0,24
D	0,08	1,00	I	-0,04	0,80
E	0,50	0,37	J	0,04	0,80
			K	0,11	0,22

NOTA – Tanto las regiones externa como la interna son simétricas respecto al eje de amplitud cero.

T1820790-02

Figura 29/G.703 – Diagrama en ojo de la interfaz STM-0

16.5 Puesta a tierra del conductor exterior

El conductor exterior del par coaxial se conectará a la red de continuidad eléctrica en el puerto de entrada y en el puerto de salida.

NOTA 1 – El recorrido del cable es importante si sale del bloque de sistema. Para mayores detalles véase la Rec. UIT-T K.27.

NOTA 2 – El aislamiento de la red de continuidad eléctrica queda en estudio.

Anexo A

Definición de códigos

Este anexo define los códigos de inversión de marcas alternada modificados (véase el término 9005 de la Rec. UIT-T G.701) cuyo uso se especifica en esta Recomendación.

En estos códigos, los bits 1 binario se representan generalmente por impulsos alternados positivos y negativos, y los bits 0 binario por espacios. Se establecen excepciones, especificadas en los distintos códigos, para el caso de cadenas de bits 0 consecutivos en la señal binaria.

En las definiciones que siguen, B representa un impulso insertado conforme a la regla del código AMI (véase el término 9004 de la Rec. UIT-T G.701), y V representa una violación del código AMI (término 9007 de la Rec. UIT-T G.701).

La codificación de señales binarias de acuerdo con las reglas indicadas en este anexo incluye bits de alineación de trama y otros elementos.

A.1 Definición de los códigos B3ZS (denominado también HDB2) y HDB3

Cada bloque de tres (o cuatro) ceros sucesivos se reemplaza por 00V (o 000V respectivamente) o B0V (B00V). La elección de 00V (000V) o B0V (B00V) se hace de modo que el número de impulsos B entre impulsos V consecutivos sea impar. En otras palabras, los impulsos V sucesivos son de polaridad alternada, por lo que no se introduce ningún componente de corriente continua.

A.2 Definición de los códigos B6ZS y B8ZS

Cada bloque de seis (u ocho) ceros sucesivos se reemplaza por 0VB0VB (o 000VB0VB respectivamente).

A.3 Definición del código CMI

El código CMI es un código de dos niveles sin retorno a cero en el cual el 0 binario se codifica de manera que los dos niveles de amplitud, A_1 y A_2 , se alcanzan consecutivamente, cada uno durante un periodo igual a la mitad de un intervalo unitario ($T/2$).

El 1 binario se codifica mediante cualesquiera de los niveles de amplitud, A_1 o A_2 , durante un periodo igual a un intervalo unitario completo (T), de modo que el nivel va alternando entre ambos para 1 binarios sucesivos.

En la figura A.1 se da un ejemplo.

NOTA 1 – Para el 0 binario existe siempre una transición positiva en el punto medio del intervalo de tiempo unitario.

NOTA 2 – Para el 1 binario:

- a) existe una transición positiva al comienzo del intervalo de tiempo unitario si el nivel en el intervalo de tiempo precedente era A_1 ;
- b) existe una transición negativa al comienzo del intervalo de tiempo unitario binario si el último 1 binario estaba codificado con el nivel A_2 .

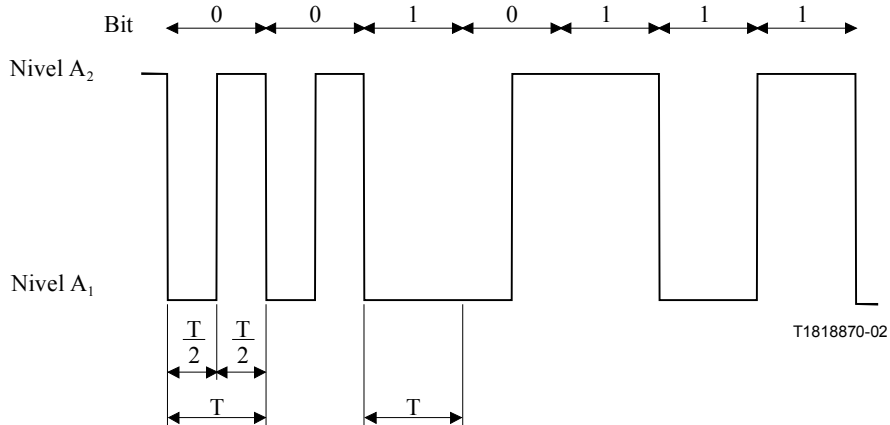


Figura A.1/G.783 – Ejemplos de señal binaria codificada en CMI

Apéndice I

Especificación de la interfaz a 1544 kbit/s en la versión de 1991 de esta Recomendación

I.1 Consideraciones generales

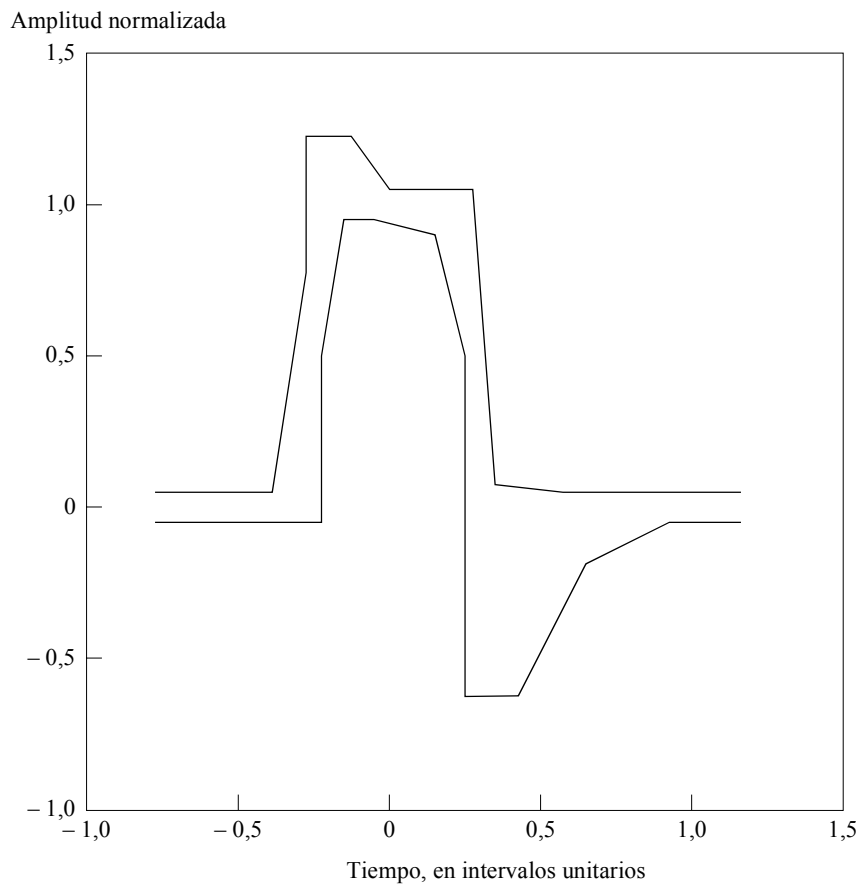
Este apéndice describe una interfaz a 1544 kbit/s anterior que incluía una plantilla de impulsos con un margen de incremento de amplitud sobre el flanco posterior del impulso considerablemente mayor que la norma actual. Mientras que la plantilla de impulsos actual ha sido adaptada en una diversidad de publicaciones de compatibilidad de redes desde el diseño de 1970, el equipo diseñado para la especificación anterior puede ser común en la red. Por consiguiente, es necesario que los diseñadores de equipos conozcan la naturaleza de las señales que pueden ser entregadas a esos equipos.

I.2 Especificación de la interfaz

La mayoría de los parámetros de interfaz que figuran en el cuadro 4 que incluyen niveles de potencia y amplitudes de impulso se aplican a la interfaz anterior. Una diferencia mayor se encuentra en la tolerancia de la velocidad de línea. La especificación anterior exige una tolerancia de ± 130 ppm, que refleja una tecnología superada para los circuitos del excitador de línea.

I.3 Plantilla de impulsos

En la figura I.1 se muestra la plantilla de los impulsos a 1544 kbit/s que corresponde a la especificación de la interfaz anterior. Se basa en impulsos generados por equipos con un margen de sobreamplitud sobre el flanco posterior considerablemente mayor que la que se admite actualmente en la norma.



Curva mínima		Curva mínima	
Tiempo	Amplitud normalizada	Tiempo	Amplitud normalizada
-0,77	-0,05	-0,77	0,05
-0,23	-0,05	-0,39	0,05
-0,23	0,5	-0,27	0,8
-0,15	0,95	-0,27	1,22
-0,04	0,95	-0,12	1,22
0,15	0,9	0,0	1,05
0,23	0,5	0,27	1,05
0,23	-0,62	0,34	0,08
0,42	-0,62	0,58	0,05
0,66	-0,2	1,16	0,05
0,93	-0,05		
1,16	-0,05		

T1528690-02

Figura I.1/G.703 – Plantilla y puntos extremos para un impulso aislado de la interfaz a 1544 kbit/s fuera de uso

Apéndice II

Interfaces de sincronización a 64 y 6312 kHz para uso en Japón

II.1 Interfaz de sincronización a 64 kHz

Las señales de reloj a 64 kHz del reloj de los equipos tienen las frecuencias de:

- 64 kHz + 8 kHz, o
- 64 kHz + 8 kHz + 400 Hz.

Esas señales constan de un código AMI con:

- una violación bipolar a 8 kHz, o
- una violación bipolar a 8 kHz eliminada cada 400 Hz.

En las figuras II.1 y II.2 se ilustran las estructuras de señal de las señales de reloj a 64 kHz.

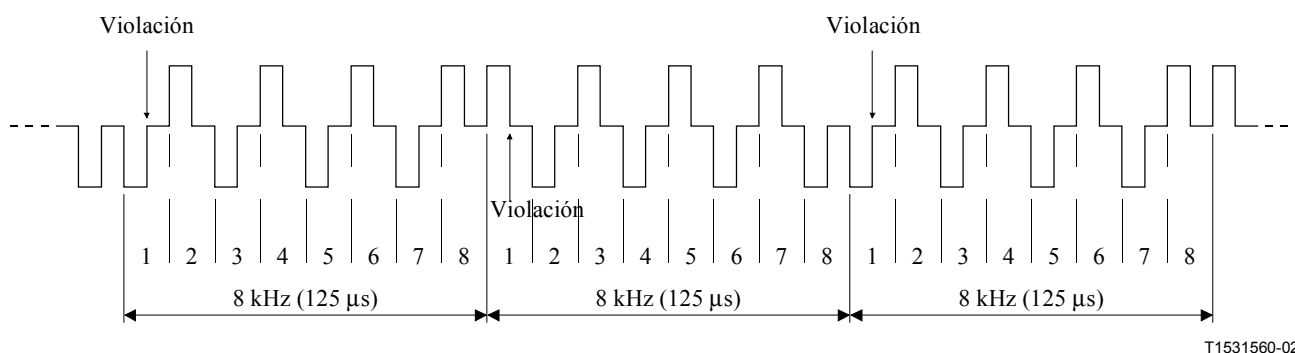


Figura II.1/G.703 – Estructura de la señal de la interfaz reloj a 64 kHz con una frecuencia de 64 kHz + 8 kHz

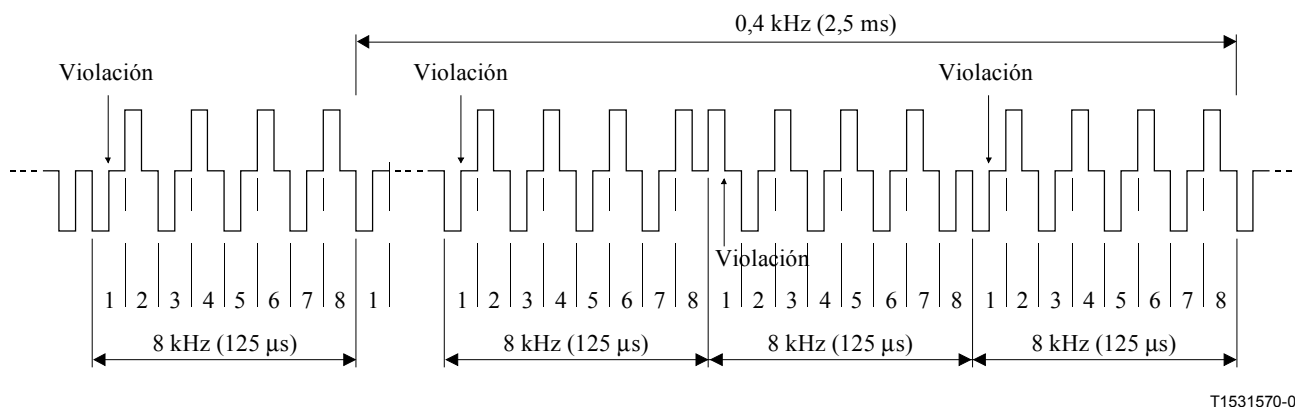


Figura II.2/G.703 – Estructura de la señal de la interfaz reloj a 64 kHz con una frecuencia de 64 kHz + 8 kHz + 400 Hz

En los cuadros II.1 y II.2 se muestran las especificaciones de las señales de reloj a 64 kHz en el puerto de entrada y en el puerto de salida respectivamente.

Cuadro II.1/G.703 – Especificación de la señal de reloj a 64 kHz en el puerto de entrada

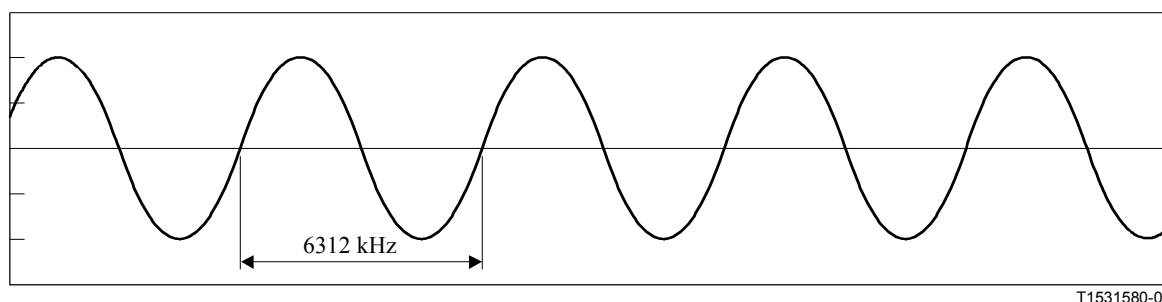
Frecuencia	a) 64 kHz + 8 kHz o b) 64 kHz + 8 kHz + 400 Hz
Formato de la señal	a) AMI con violación bipolar a 8 kHz. b) AMI con violación bipolar a 8 kHz eliminada cada 400 Hz
Condición de alarma	La alarma no deberá producirse cuando la amplitud sea de 0,63-1,1 V _{0-P}

Cuadro II.2/G.703 – Especificación de la señal de reloj a 64 kHz en el puerto de salida

Frecuencia	a) 64 kHz + 8 kHz o b) 64 kHz + 8 kHz + 400 Hz
Impedancia de carga	110 ohmios resistiva
Medio de transmisión	Cable de pares simétricos
Anchura del impulso (FWHM)	≤7,8 ± 0,78 μs
Amplitud	≤1 V _{0-P} ± 0,1 V

II.2 Interfaz de sincronización a 6312 kHz

La figura II.3 muestra la forma de onda de la señal de reloj a 6312 kHz. En los cuadros II.3 y II.4 se muestran las especificaciones de las señales de reloj a 6312 kHz en el puerto de entrada y en el puerto de salida, respectivamente.

**Figura II.3/G.703 – Forma de onda de señal de reloj a 6312 kHz****Cuadro II.3/G.703 – Especificación de la señal de reloj a 6312 kHz en el puerto de entrada**

Frecuencia	6312 kHz
Formato de la señal	Onda sinusoidal
Condición de alarma	La alarma no deberá producirse cuando la amplitud sea de -16 dBm a +3 dBm

Cuadro II.4/G.703 – Especificación de la señal de reloj a 6312 kHz en el puerto de salida

Frecuencia	6312 kHz
Impedancia de carga	75 ohmios resistiva
Medio de transmisión	Cable de pares coaxiales
Amplitud	0 dBm ± 3 dB

Apéndice III

Especificación de interfaz a 3152 kbit/s para uso en América del Norte (del anexo A/G.931)

Velocidad binaria nominal: 3152 kbit/s.

Exactitud de la velocidad binaria: ± 30 ppm (± 95 bit/s).

Para las especificaciones en los puertos, véase el cuadro III.1.

Cuadro III.1/G.703 – Interfaz digital a 3152 kbit/s

Parámetro	Especificación
Velocidad binaria nominal	3152 kbit/s
Exactitud de la velocidad binaria	± 30 ppm (± 95 bit/s)
Impedancia de la carga de prueba	100 ohmios ± 5 % resistiva
Código de línea	AMI (notas 1 y 2)
Forma de impulso	Rectangular nominal
Par(es) en cada sentido de transmisión	Un par trenzado simétrico (nota 3)
Amplitud nominal	3,0 V (nota 4)
Anchura entre los puntos de semiamplitud	159 ± 30 ns
Tiempos de subida y de caída (20-80% de la amplitud)	≤ 50 ns (la diferencia entre los tiempos de subida y de caída será de 0 ± 20 ns)
Potencia de la señal (señal todos 1 medida en una anchura de banda de 10 MHz)	$16,53 \pm 2$ dBm [la razón de la (potencia en impulsos positivos) a (la potencia en impulsos negativos) será de $0 \pm 0,5$ dB]

NOTA 1 – Se utilizará un código AMI. Para la definición del código AMI, véase el anexo A/G.703.

NOTA 2 – Con el fin de garantizar una información de temporización adecuada, la densidad mínima de impulsos medida en cualesquiera 130 intervalos de tiempo consecutivos tiene que ser de 1 en 8. En el diseño deberá tenderse a que la densidad de impulsos a largo plazo sea igual a 0,5. A fin de proporcionar una característica adecuada de fluctuación de fase para los sistemas, los circuitos que extraen la temporización deben tener una Q de 1200 ± 200 que pueda representarse por una sola red sintonizada.

NOTA 3 – Se utilizará un par trenzado simétrico en cada sentido de transmisión. El jack del repartidor conectado a un par que introduce señales en el repartidor se denomina jack de entrada. El jack del repartidor conectado a un par que transporta señales procedentes del repartidor se denomina jack de salida.

NOTA 4 – La tensión cresta a cresta dentro de un intervalo de tiempo que contiene un cero (espacio) producido por otros impulsos que cumplen las especificaciones del cuadro III.1/G.703 no deberá exceder en 0,1 de la amplitud del impulso de cresta.

Los requisitos relativos a la máxima fluctuación de fase cresta a cresta y a la fluctuación de fase que ha de tolerarse en el puerto de entrada quedan en estudio.

Requisitos de la protección contra las sobretensiones: véase la Rec. UIT-T K.41.

SERIES DE RECOMENDACIONES DEL UIT-T

Serie A	Organización del trabajo del UIT-T
Serie B	Medios de expresión: definiciones, símbolos, clasificación
Serie C	Estadísticas generales de telecomunicaciones
Serie D	Principios generales de tarificación
Serie E	Explotación general de la red, servicio telefónico, explotación del servicio y factores humanos
Serie F	Servicios de telecomunicación no telefónicos
Serie G	Sistemas y medios de transmisión, sistemas y redes digitales
Serie H	Sistemas audiovisuales y multimedia
Serie I	Red digital de servicios integrados
Serie J	Redes de cable y transmisión de programas radiofónicos y televisivos, y de otras señales multimedia
Serie K	Protección contra las interferencias
Serie L	Construcción, instalación y protección de los cables y otros elementos de planta exterior
Serie M	RGT y mantenimiento de redes: sistemas de transmisión, circuitos telefónicos, telegrafía, facsímil y circuitos arrendados internacionales
Serie N	Mantenimiento: circuitos internacionales para transmisiones radiofónicas y de televisión
Serie O	Especificaciones de los aparatos de medida
Serie P	Calidad de transmisión telefónica, instalaciones telefónicas y redes locales
Serie Q	Conmutación y señalización
Serie R	Transmisión telegráfica
Serie S	Equipos terminales para servicios de telegrafía
Serie T	Terminales para servicios de telemática
Serie U	Conmutación telegráfica
Serie V	Comunicación de datos por la red telefónica
Serie X	Redes de datos y comunicación entre sistemas abiertos
Serie Y	Infraestructura mundial de la información y aspectos del protocolo Internet
Serie Z	Lenguajes y aspectos generales de soporte lógico para sistemas de telecomunicación